

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

jc971 U.S. PTO  
09/917677  
07/31/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 9月19日

出 願 番 号

Application Number:

特願2000-283944

出 願 人

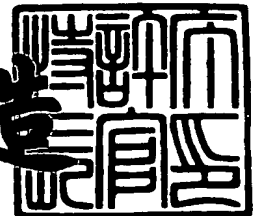
Applicant(s):

株式会社半導体エネルギー研究所

2001年 6月12日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3055072

【書類名】 特許願

【整理番号】 P005216

【提出日】 平成12年 9月19日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光装置およびその作製方法

【特許請求の範囲】

【請求項 1】

金属表面を有する基板上に絶縁膜と、該絶縁膜上に発光素子とを有し、  
前記発光素子は、陽極、陰極、並びに前記陽極と前記陰極との間に挟まれた E  
L 材料とを有し、

前記発光素子は、透光性を有する基板とシール材とで密閉され、かつ、該シ  
ール材は炭素を主成分とする薄膜で覆われていることを特徴とする発光装置。

【請求項 2】

金属表面を有する基板上に絶縁膜と、該絶縁膜上に発光素子とを有し、  
前記発光素子は、陽極、陰極、並びに前記陽極と前記陰極との間に挟まれた E  
L 材料とを有し、

前記発光素子は、透光性を有する基板とシール材とで密閉され、かつ、前記透  
光性を有する基板及び前記シール材は炭素を主成分とする薄膜で覆われているこ  
とを特徴とする発光装置。

【請求項 3】

請求項 1 または請求項 2 において、前記炭素を主成分とする薄膜は DLC 膜であ  
ることを特徴とする発光装置。

【請求項 4】

請求項 3 において、前記 DLC 膜の膜厚は、5 ～ 1 0 0 n m であることを特徴  
とする発光装置。

【請求項 5】

請求項 1 乃至 4 のいずれか一において、前記金属表面を有する基板は、耐熱性金  
属基板であることを特徴とする発光装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、前記透光性を有する基板は、有機樹脂材  
料からなることを特徴とする発光装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一において、前記絶縁膜は窒化珪素膜または窒化酸化珪素膜であることを特徴とする発光装置。

【請求項 8】

請求項 1 乃至 7 のいずれか一において、前記絶縁膜の膜厚は、2 ～ 2 0 n m であることを特徴とする発光装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一において、前記陰極と接続する T F T は n チャネル型 T F T であることを特徴とする発光装置。

【請求項 1 0】

請求項 1 乃至 9 のいずれか一において、陰極の端部を覆うバンクを有し、前記バンクは、乾燥剤を混入した樹脂からなることを特徴とする発光装置。

【請求項 1 1】

請求項 1 乃至 1 0 のいずれか一において、前記金属表面を有する基板の周縁部と前記透光性を有する基板の周縁部とが前記シール材で貼り合わされていることを特徴とする発光装置。

【請求項 1 2】

請求項 1 乃至 1 1 のいずれか一に記載された発光装置とは、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末であることを特徴とする発光装置。

【請求項 1 3】

金属表面を有する基板の端部を曲げて基板ホルダーと固定する工程と、  
前記金属表面を有する基板上に絶縁膜を形成する工程と、  
前記絶縁膜の上に発光素子を形成する工程と、  
前記金属表面を有する基板と透光性を有する基板とをシール材で貼り合わせる工程と、  
前記基板ホルダーを分離する工程と、  
炭素を主成分とする薄膜で前記シール材の露呈している部分を覆う工程とを有することを特徴とする発光装置の作製方法。

【請求項 1 4】

金属表面を有する基板の端部を曲げて基板ホルダーと固定する工程と、  
前記金属表面を有する基板上に絶縁膜を形成する工程と、  
前記絶縁膜の上に発光素子を形成する工程と、  
前記金属表面を有する基板と透光性を有する基板とをシール材で貼り合わせる工程と、  
前記基板ホルダーを分離する工程と、  
炭素を主成分とする薄膜で前記透光性を有する基板及び前記シール材の露呈している部分を覆う工程とを有することを特徴とする発光装置の作製方法。

【請求項 1 5】

請求項 1 3 または請求項 1 4 において、前記基板ホルダーの端部は曲面を有していることを特徴とする発光装置の作製方法。

【請求項 1 6】

請求項 1 3 乃至 1 5 のいずれかにおいて、前記基板ホルダーは、前記金属表面を有する基板と同じ熱膨張係数を有することを特徴とする発光装置の作製方法。

【請求項 1 7】

請求項 1 3 乃至 1 6 のいずれかにおいて、前記前記炭素を主成分とする薄膜は DLC 膜であることを特徴とする発光装置の作製方法。

【請求項 1 8】

請求項 1 3 乃至 1 7 のいずれかにおいて、前記金属表面を有する基板の厚さは  $5\mu\text{m} \sim 30\mu\text{m}$  であることを特徴とする発光装置の作製方法。

【請求項 1 9】

請求項 1 3 乃至 1 8 のいずれかにおいて、前記基板ホルダーは、ステンレス、セラミック、または  $\text{Al}_2\text{O}_3$  からなることを特徴とする発光装置の作製方法。

【請求項 2 0】

請求項 1 9 において、前記基板ホルダーの厚さは  $500\mu\text{m} \sim 1000\mu\text{m}$  であることを特徴とする発光装置の作製方法。

【発明の詳細な説明】

【0001】

## 【発明の属する技術分野】

本発明は、耐熱性金属材料を基板とした表示装置に関する。特に、前記基板上に、薄膜トランジスタとエレクトロルミネッセンス材料を用いて画素部を形成した表示装置に関する。

## 【0002】

## 【従来の技術】

液晶やエレクトロルミネッセンス (Electro Luminescence : 以下、E L と記す) 材料を用いた表示装置は、従来の C R T と比べ軽量化や薄型化が可能であり、様々な用途への応用が進められている。携帯電話や個人向け携帯型情報端末 (Personal Digital Assistant : P D A) などは、インターネットに接続することが可能となり、映像表示で示される情報量が飛躍的に増え、表示装置にはカラー化や高精細化の要求が高まっている。

## 【0003】

一方、こうした携帯型情報端末に搭載する表示装置は軽量化が重視される。例えば、携帯電話では 7 0 g を切る製品が市場に出されている。軽量化の為には個々の電子部品、筐体、バッテリーなど使用するほとんどの部品の見直しが図られている。しかし、さらなる軽量化を実現するためには、表示装置の軽量化も推進する必要がある。

## 【0004】

一般に表示装置はガラス基板を用いて作製されている。軽量化のためには、このガラス基板の厚さを薄くする方法が考えられる。しかし、それに伴って割れやすくなり耐衝撃性が低下してしまう。しかしそれでは、携帯型情報端末に用いるうえで致命的な欠点となってしまう。そのような観点から、軽量化や耐衝撃性を同時に満たすために、有機樹脂基板 (プラスチック基板) を用いた表示装置の開発が検討されている。

## 【0005】

しかし、プラスチック基板材料の耐熱性が低いためプロセスの最高温度を低くせざるを得ず、結果的にガラス基板上に形成する時ほど良好な電気特性の T F T を形成できないのが現状である。そのため、プラスチック基板を用いた高性能な

自発光型表示装置は実現されていない。

【 0 0 0 6 】

【発明が解決しようとする課題】

有機EL材料は青色発色が可能であり、フルカラー表示の自発光型表示装置を実現させることが可能である。しかし、EL素子には種々の劣化現象が確認されており、実用化を妨げる課題として解決が急がれている。EL素子のEL層は、熱、光、水分、酸素等によって劣化が促進される。

【 0 0 0 7 】

EL層を発光させるために、陰極として用いられる材料は仕事関数が低いアルカリ金属、またはアルカリ土類金属が一般的であるが、このような金属は、酸素または水分と反応を起こしやすく、酸化されやすいことが知られている。EL層に電子を注入する陰極の酸化は、陰極として用いられる材料から電子が失われることを意味する。また、酸化により陰極として用いられる材料の表面に酸化膜が形成されてしまう。電子数の低下や酸化膜の影響によって、発光輝度の低下が起こると考えられている。

【 0 0 0 8 】

また、ダークスポットは、画素部に現れる非発光の点欠陥であり、表示品位を著しく低下させるものとして問題視されている。ダークスポットは進行型の欠陥であり、水分が存在すれば、素子を動作させなくても増加すると言われている。ダークスポットの原因は、アルカリ金属またはアルカリ土類金属を用いて形成される陰極の酸化反応であると考えられている。ダークスポットの発生を防止するために、有機EL素子を封止して、乾燥剤を入れているのが現状である。

【 0 0 0 9 】

また、有機樹脂材料の水蒸気透過率はガラス材料に比べ高く、例えば、ポリエーテルイミドでは  $36.5 \text{ g/m}^2 \cdot 24 \text{ hr}$ 、ポリイミドでは  $32.7 \text{ g/m}^2 \cdot 24 \text{ hr}$ 、ポリエーテルテレフタレート (PET) では  $12.1 \text{ g/m}^2 \cdot 24 \text{ hr}$  となっている。EL素子を封止するシール材には有機樹脂材料が用いられており、そのシール部分から空気中の酸素や水蒸気が浸入することを完全に防ぐことは困難である。また、有機樹脂基板をカバー材に用いたEL表示装置を作製

して、長期間空気中に放置しておく、水蒸気が除々に透過して有機EL素子を劣化させてしまうことは明白である。

#### 【0010】

また、EL素子は熱にも弱く、さらに、熱が酸化を助長する原因となりうるなど、酸化に結びつく要因が多いといった問題が、EL発光装置を実用化する上で大きな障害となっていた。

#### 【0011】

このように、有機樹脂基板は表示装置の軽量化や耐衝撃性の向上に対しては非常に有用であるが、EL素子の信頼性を確保するためには解決しなければならない課題が残存している。本発明はこのような問題点を解決する技術であり、信頼性の高いEL素子を用いた表示装置を提供することを目的としている。

#### 【0012】

##### 【課題を解決するための手段】

本発明は、素子形成基板となる耐熱性金属基板と、封止のためのカバー材となる有機樹脂基板とを用いた自発光型表示装置において、水蒸気などの浸入を防ぐ保護膜として、硬質な炭素膜（5～500nm）を有機樹脂基板表面あるいはシール材表面に形成する。有機樹脂基板の表面にDLC膜を形成することにより、紫外線を遮断し、有機樹脂基板の光化学反応を抑え、その劣化を防ぐことができる。また、耐熱性金属基板と有機樹脂基板とを貼り合わせるために用いられているシール材の露呈部分に、DLC膜を形成することによりガスバリア性を高める。

#### 【0013】

なお、上記耐熱性金属基板とは、耐熱性を有する金属材料、例えばW、Ni、またはステンレス等からなる基板を指す。

#### 【0014】

なお、本明細書中でのステンレスとは、クロムを約12%以上含有する鋼（鉄と炭素の合金）を指しており、組成上、マルテンサイト系やフェライト系やオーステナイト系に大別できる。なお、Ti、Nb、Mo、Cu、Ni、またはSiから選ばれた一種または複数種を添加したステンレス鋼をも含む。



## 【0015】

また、上記耐熱性金属基板の厚さは $5\mu\text{m}\sim 30\mu\text{m}$ である。また、前記金属表面を有する基板の表面粗さの最大高さ( $R_{\text{max}}$ )は、 $1\mu\text{m}$ 以下である。また、前記金属表面を有する基板の表面に存在する凸部の曲率半径は、 $1\mu\text{m}$ 以上であることを特徴としている。

## 【0016】

また、本発明では、硬質な炭素膜としてDLC (Diamond like Carbon) 膜を用いる。DLC膜は短距離秩序的には炭素間の結合として、 $\text{SP}^3$ 結合をもっているが、マクロ的にはアモルファス状の構造となっている。DLC膜の組成は炭素が70～95原子%、水素が5～30原子%であり、非常に硬く絶縁性に優れている。このようなDLC膜は、また、水蒸気や酸素などのガス透過率が低いという特徴がある。また、微少硬度計による測定で、 $15\sim 25\text{GPa}$ の硬度を有することが知られている。

## 【0017】

DLC膜はプラズマCVD法、マイクロ波CVD法、電子サイクロトロン共鳴(ECR)CVD法、スパッタ法などで形成することができる。いずれの成膜方法を用いても、密着性良くDLC膜を形成することができる。DLC膜は基板をカソードに設置して成膜する。または、負のバイアスを印加して、イオン衝撃をある程度利用して緻密で硬質な膜を形成できる。

## 【0018】

成膜に用いる反応ガスは、炭化水素系のガス、例えば $\text{CH}_4$ 、 $\text{C}_2\text{H}_2$ 、 $\text{C}_6\text{H}_6$ などを用い、グロー放電によりイオン化し、負の自己バイアスがかかったカソードにイオンを加速衝突させて成膜する。こうすることにより、緻密で平滑なDLC膜を得ることができる。基板を殆ど加熱することなしに成膜できるので、表示装置が完成する最終工程でDLC膜を形成することができる。

## 【0019】

また、EL素子の劣化を抑えるために、素子形成基板(耐熱性金属基板)とカバー材(有機樹脂基板)とシール材で封止された空隙に乾燥剤を設けることが好ましい。乾燥剤は酸化バリウムなどを好適に用いることができる。乾燥剤を設置

する場所は、E L 素子でバンクの下層部、上層部、或いは内部であれば良い。または、乾燥剤を駆動回路上に設けても良い。その他に、乾燥剤をシール材形成領域に設けても良い。

【 0 0 2 0 】

また、上記D L C 膜を設けた表示装置は、パッシブマトリクス型または、アクティブマトリクス型のいずれであっても適用できる。

【 0 0 2 1 】

本明細書で開示する本発明の構成は、  
金属表面を有する基板上に絶縁膜と、該絶縁膜上に発光素子とを有し、  
前記発光素子は、陽極、陰極、並びに前記陽極と前記陰極との間に挟まれた E L 材料とを有し、  
前記発光素子は、透光性を有する基板とシール材とで密閉され、かつ、該シール材は炭素を主成分とする薄膜で覆われていることを特徴とする発光装置である。

【 0 0 2 2 】

また、他の発明の構成は、  
金属表面を有する基板上に絶縁膜と、該絶縁膜上に発光素子とを有し、  
前記発光素子は、陽極、陰極、並びに前記陽極と前記陰極との間に挟まれた E L 材料とを有し、  
前記発光素子は、透光性を有する基板とシール材とで密閉され、かつ、前記透光性を有する基板及び前記シール材は炭素を主成分とする薄膜で覆われていることを特徴とする発光装置である。

【 0 0 2 3 】

上記各構成において、前記炭素を主成分とする薄膜はD L C 膜であることを特徴としている。また、前記D L C 膜の膜厚は、5 ～ 1 0 0 n m であることを特徴としている。

【 0 0 2 4 】

また、上記各構成において、前記金属表面を有する基板は、耐熱性金属基板であることを特徴としている。

【 0 0 2 5 】

また、上記各構成において、前記透光性を有する基板は、有機樹脂材料からなることを特徴とする発光装置。

【 0 0 2 6 】

また、上記各構成において、前記絶縁膜は窒化珪素膜または窒化酸化珪素膜であることを特徴とする発光装置。また、前記絶縁膜の膜厚は、2～20nmであることを特徴としている。

【 0 0 2 7 】

また、上記各構成において、前記陰極と接続するTFTはnチャネル型TFTであることが好ましい。

【 0 0 2 8 】

また、上記各構成において、陰極の端部を覆うバンクを有し、前記バンクは、乾燥剤を混入した樹脂からなることを特徴としている。

【 0 0 2 9 】

また、上記各構成において、前記金属表面を有する基板の周縁部と前記透光性を有する基板の周縁部とが前記シール材で貼り合わされていることを特徴としている。

【 0 0 3 0 】

また、上記構造を実現するため、本発明は、薄い金属基板の端部を曲げて、端部に曲率を持っている基板ホルダーに密着性よく真空中で固定した後、薄い金属基板上に発光素子を形成し、その後、基板ホルダーを分離することを特徴としている。

【 0 0 3 1 】

また、上記構造を実現するための発明の構成は、  
金属表面を有する基板の端部を曲げて基板ホルダーと固定する工程と、  
前記金属表面を有する基板上に絶縁膜を形成する工程と、  
前記絶縁膜の上に発光素子を形成する工程と、  
前記金属表面を有する基板と透光性を有する基板とをシール材で貼り合わせる工程と、

前記基板ホルダーを分離する工程と、

炭素を主成分とする薄膜で前記シール材の露呈している部分を覆う工程とを有することを特徴とする発光装置の作製方法である。

【 0 0 3 2 】

また、他の作製方法に関する発明の構成は、

金属表面を有する基板の端部を曲げて基板ホルダーと固定する工程と、

前記金属表面を有する基板上に絶縁膜を形成する工程と、

前記絶縁膜の上に発光素子を形成する工程と、

前記金属表面を有する基板と透光性を有する基板とをシール材で貼り合わせる工程と、

前記基板ホルダーを分離する工程と、

炭素を主成分とする薄膜で前記透光性を有する基板及び前記シール材の露呈している部分を覆う工程とを有することを特徴とする発光装置の作製方法である。

【 0 0 3 3 】

上記各構成において、前記基板ホルダーの端部は曲面を有している。また、前記基板ホルダーは、前記金属表面を有する基板と同じ熱膨張係数を有することを特徴としている。また、前記基板ホルダーは、ステンレス、セラミック、または  $Al_2O_3$  からなることを特徴としている。また、前記基板ホルダーの厚さは  $50\mu m \sim 1000\mu m$  であることを特徴としている。

【 0 0 3 4 】

上記各構成において、前記前記炭素を主成分とする薄膜は DLC 膜であることを特徴としている。

する発光装置の作製方法。

【 0 0 3 5 】

上記各構成において、前記金属表面を有する基板の厚さは  $5\mu m \sim 30\mu m$  であることを特徴としている。

【 0 0 3 6 】

【発明の実施の形態】

本願発明の実施形態について、図 1 ～ 図 3 を用いて以下に説明する。

## 【0037】

図1 (A) は、ELモジュールを封止した状態を示す上面図、図1 (B) は図1 (A) をA-A' で切断した断面図である。点線で示された101はソース側駆動回路、102は画素部、103はゲート側駆動回路である。また、104はカバー材、105はシール材であり、シール材105で囲まれた内側は、空間になっている。

## 【0038】

なお、108はソース側駆動回路101及びゲート側駆動回路103に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）109からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。本明細書における自発光装置には、自発光装置本体だけでなく、それにFPCもしくはPWBが取り付けられた状態をも含むものとする。

## 【0039】

次に、断面構造について図1 (B) を用いて説明する。基板100上に絶縁膜110が設けられ、絶縁膜110の上方には画素部102、ゲート側駆動回路103が形成されており、画素部102は電流制御用TFT111とそのドレインに電氣的に接続された画素電極112を含む複数の画素により形成される。また、ゲート側駆動回路103はnチャネル型TFT113とpチャネル型TFT114とを組み合わせたCMOS回路を用いて形成される。

## 【0040】

画素電極112はEL素子の陰極として機能する。また、画素電極112の両端にはバンク115が形成され、画素電極112上にはEL層116およびEL素子の陽極117が形成される。

## 【0041】

陽極117は全画素に共通の配線としても機能し、接続配線108を経由してFPC109に電氣的に接続されている。さらに、画素部102及びゲート側駆動回路103に含まれる素子は全て陽極117およびパッシベーション膜118

で覆われている。

【 0 0 4 2 】

また、シール材 1 0 5 によりカバー材 1 0 4 が貼り合わされている。なお、カバー材 1 0 4 と E L 素子との間隔を確保するために樹脂膜からなるスペーサを設けても良い。そして、シール材 1 0 5 の内側の空間 1 0 7 には窒素等の不活性気体が充填されている。なお、シール材 1 0 5 としてはエポキシ系樹脂を用いるのが好ましい。また、シール材 1 0 5 はできるだけ水分や酸素を透過しない材料であることが望ましい。さらに、空間 1 0 7 の内部に吸湿効果をもつ物質や酸化を防止する効果をもつ物質を含有させても良い。

【 0 0 4 3 】

また、ここではカバー材 1 0 4 を構成するプラスチック基板の材料として F R P (Fiberglass-Reinforced Plastics)、P V F (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリルを用いることができる。

【 0 0 4 4 】

また、シール材 1 0 5 を用いてカバー材 1 0 4 を接着した後、さらに側面（露呈面）またはカバー材を覆うように D L C 膜 1 1 9 を設ける。ここで、外部入力端子（F P C）が設けられる部分に D L C 膜が成膜されないように注意することが必要である。マスクを用いて D L C 膜が成膜されないようにしてもよいし、C V D 装置でマスキングテープとして用いるテフロン等のテープで外部入力端子部分を覆うことで D L C 膜が成膜されないようにしてもよい。

【 0 0 4 5 】

以上のような構造で E L 素子を空間 1 0 7 に封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い自発光装置を得ることができる。

【 0 0 4 6 】

また、図 2 は D L C 膜を形成するための C V D 装置の一例を示している。図 2 は真空室とそれに付随する処理手段を中心に示してある。真空室をその目的別に分類すると、処理基板 2 1 8 を移動させる搬送手段 2 1 0 が設けられた共通室 2

02を中心として、当該処理基板を出し入れするロード・ロック室201、当該処理基板にDLC膜を成膜する第1の反応室203及び第2の反応室204が、ゲートバルブ205～207を介して接続されている。また、排気手段208、209、211、212はそれぞれの真空室に設けられている。

## 【0047】

第1の反応室203には、ガス導入手段212、放電発生手段213が設けられている。また、第2の反応室204には、同様にガス導入手段215、放電発生手段216が設けられている。ガス供給手段からは、前述の炭化水素系のガスや、その他にArやH<sub>2</sub>などを導入することが可能な構成とする。放電発生手段は1～120MHzの高周波電源と、各反応室中に設けられたカソード及びアノードなどから成っている。DLC膜は基板をカソード側に設置して成膜する。また、素子基板とカバー材の両面にDLC膜を形成するには、基板を反転させるなどして両面に成膜されるようにする必要がある。

## 【0048】

素子基板とカバー材の両面にDLC膜を形成する場合、例えば、図2において第1の反応室203で処理基板の一方の面にDLC膜を形成し、第2の反応室204で他方の面にDLC膜を形成すればよい。この場合の反応室の構成を図3を用いて説明する。

## 【0049】

図3(A)は反応室301に、ガス導入手段302が接続され、シャワー板309からガスが反応室に供給されるアノード306と、高周波電源304が接続されたカソード305が設けられている。その他に排気手段303が設けられている。処理基板308はカソード305上に配置されている。プッシャーピン307は基板を搬送する際に用いる。このような反応室の構成により、処理基板の一方の面と、端部にDLC膜を形成することができる。また、図3(A)で示すようにカソードに段差を設けておくと、処理基板の裏面（端部の近傍）にまでDLCを回り込ませて成膜することができる。勿論、この領域に成膜されるDLC膜は、他の部分と比較すると薄くなっている。

## 【0050】

図 3 (B) で示す反応室の構成は、図 3 (A) とは反対側の面、即ち処理基板の裏側に DLC 膜を形成する例を示している。反応室 3 1 0 に、ガス導入手段 3 1 2 が接続し、シャワー板 3 2 0 を通して反応室 3 1 0 内にガスを供給するアノード 3 1 6 と、高周波電源 3 1 4 が接続されたカソード 3 1 5 が設けられている。その他に排気手段 3 1 3 が設けられている。基板 3 1 8 はカソード 3 1 5 に配置するため、ホルダー 3 1 9 と、それを上下させる機構 3 1 1 が設けられている。処理基板 3 1 8 は最初プッシャーピン 3 1 7 上に保持され、ホルダー 3 1 9 が上昇してカソード 3 1 5 に処理基板がセットされる。こうして、図 3 (A) とは反対側の面、即ち処理基板の裏側に DLC 膜を形成することが可能となる。

## 【 0 0 5 1 】

以上のように、図 1 (B) で示す発光装置の構成、即ちガスバリア層としての DLC 膜 1 1 9 は、図 2 及び図 3 で説明したプラズマ CVD 装置により形成することができる。勿論、ここで示す装置の構成は一例であり、他の構成の成膜装置を用いて、図 1 (B) で示す発光装置を作製しても良い。例えば、マイクロ波や電子サイクロトロン共鳴を用いた CVD 装置を適用して DLC 膜を成膜しても良い。

## 【 0 0 5 2 】

本発明により、DLC 膜をガスバリア層として用いることで、水蒸気や酸素が封止領域内に浸入することを防ぐ効果が増し、EL 素子の安定性を高めることができる。例えば、陰極が酸化して発生するダークスポットを減少させることができる。

## 【 0 0 5 3 】

以上の構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

## 【 0 0 5 4 】

## 【実施例】

## 【実施例 1】

本発明は EL 素子を用いたあらゆる表示装置に適用することができる。図 4 はその一例であり、TFT を用いて作製されるアクティブマトリクス型の発光装置



の例を示す。TFTはチャネル形成領域を形成する半導体膜の材質により、アモルファスシリコンTFTやポリシリコンTFTと区別されることがあるが、本発明はそのどちらにも適用することができる。

## 【0055】

図4では駆動回路部450にnチャネル型TFT452とpチャネル型TFT453が形成され、画素部451にスイッチング用TFT454、電流制御用TFT455が形成されている様子を示している。これらのTFTは、島状半導体層403～406、ゲート絶縁膜407、ゲート電極408～411などを用いて形成されている。

## 【0056】

基板401としては、耐熱性金属基板、例えばW、Ni、またはステンレス等からなる基板を用いる。この耐熱性金属基板の厚さは $5\mu\text{m}$ ～ $30\mu\text{m}$ とする。本実施例では、ステンレス基板（JIS SUS304またはJIS SUS316）を用いた。

## 【0057】

また、下地膜402は基板401からオリゴマーなどが析出しないように、酸化窒化シリコン（ $\text{SiO}_x\text{N}_y$ で表される）、窒化シリコン膜などを $50\sim 200\text{nm}$ の厚さに形成して基板上に設ける。ここでは2層構造とした。

## 【0058】

駆動回路部450の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。nチャネル型TFT452及びpチャネル型TFT453には配線412、413が接続され、これらのTFTを用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

## 【0059】

また、層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜418と、アクリルまたはポリイミドなどで形成される有機絶縁膜419とから成っている。

## 【0060】

また、画素部451では、データ配線414がスイッチング用TFT454の

ソース側に接続し、ドレイン側の配線 4 1 5 は電流制御用 T F T 4 5 5 のゲート電極 4 1 1 と接続している。また、電流制御用 T F T 4 5 5 のソース側は電源供給配線 4 1 7 と接続し、ドレイン側の電極 4 1 6 が E L 素子の陰極 4 2 2 と接続するように配線されている。図 5 はこのような画素の上面図を示し、便宜上、図 4 と共通する符号を用いて示している。また、図 5 において、A - A' 線に対応する断面が図 4 において示されている。

## 【 0 0 6 1 】

そして、図 4 に示すように、これら配線を覆うようにアクリルやポリイミドなどの有機樹脂、好ましくは感光性の有機樹脂を用いてバンク 4 2 0、4 2 1 が形成される。E L 素子 4 5 6 は、M g A g や L i F などの材料を用いて形成される陰極 4 2 2 と、有機 E L 材料を用いて作製される E L 層 4 2 3 と、I T O (酸化インジウム・スズ) で形成される陽極 4 2 4 とから成っている。バンク 4 2 0、4 2 1 は、陰極 4 2 2 の端部を覆うように形成され、この部分で陰極と陽極とがショートすることを防ぐために設ける。観測者は発光層が発光している画素において陽極を透過した E L 光を観測することができる。なお、E L 光には、励起一重項状態からの発光と励起三重項からの発光とがある。

## 【 0 0 6 2 】

画素電極となる陰極 4 2 2 としては、仕事関数の小さいマグネシウム (M g)、リチウム (L i) 若しくはカルシウム (C a) を含む材料を用いる。好ましくは M g A g (M g と A g を M g : A g = 1 0 : 1 で混合した材料) でなる電極を用いれば良い。他にも M g A g A l 電極、L i A l 電極、また、L i F A l 電極が挙げられる。

## 【 0 0 6 3 】

E L 層 4 2 3 を形成する材料は、低分子系材料または高分子系材料のどちらであっても構わない。低分子系材料を用いる場合は蒸着法を用いるが、高分子系材料を用いる場合はスピコート法や印刷法またはインクジェット法などを用いる。

## 【 0 0 6 4 】

高分子系材料では、 $\pi$  共役ポリマー材料などが知られている。その代表例は結

晶質半導体膜パラフェニレンビニレン（PPV）系、ポリビニルカルバゾール（PVK）系、ポリフルオレン系などが上げられる。このような材料を用いて形成されるEL層は、単層又は積層構造で用いられるが、積層構造で用いた方が発光効率が良い。一般的には陽極上に正孔注入層／正孔輸送層／発光層／電子輸送層の順に形成されるが、正孔輸送層／発光層／電子輸送層、または正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層のような構造でも良い。本発明では公知のいずれの構造を用いても良いし、EL層に対して蛍光性色素等をドーピングしても良い。

## 【0065】

また、上記有機EL材料とは、電流注入による発光体であって発光材料が有機材料を有するものを指し、例えば、以下の米国特許又は公開公報に開示された材料である。米国特許第4,356,429号、米国特許第4,539,507号、米国特許第4,720,432号、米国特許第4,769,292号、米国特許第4,885,211号、米国特許第4,950,950号、米国特許第5,059,861号、米国特許第5,047,687号、米国特許第5,073,446号、米国特許第5,059,862号、米国特許第5,061,617号、米国特許第5,151,629号、米国特許第5,294,869号、米国特許第5,294,870号、特開平10-189252号公報、特開平8-241048号公報、特開平8-78159号公報。

## 【0066】

なお、本明細書中では、陰極（画素電極）、EL層及び陽極で形成される発光素子をEL素子と呼ぶ。

## 【0067】

陰極422とEL層423とでなる積層体は、各画素で個別に形成する必要があるが、EL層423は水分に極めて弱いため、通常のリソグラフィ技術を用いることができない。また、アルカリ金属を用いて作製される陰極422は容易に酸化されてしまう。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマCVD法等の気相法で選択的に形成することが好ましい。

## 【0068】

なお、カラー表示には、R（赤）G（緑）B（青）に対応した三種類のEL素子を形成する方式、白色発光のEL素子とカラーフィルターを組み合わせた方式、青色又は青緑発光のEL素子と蛍光体（蛍光性の色変換層：CCM）とを組み合わせた方式等がある。

## 【0069】

具体的なEL層423としては、赤色に発光するEL層にはシアノポリフェニレン、緑色に発光するEL層にはポリフェニレンビニレン、青色に発光するEL層にはポリフェニレンビニレンまたはポリアルキルフェニレンを用いれば良い。EL層の厚さは30～150nmとすれば良い。

## 【0070】

上記の例は発光層として用いることのできる有機EL材料の一例であり、これに限定されるものではない。発光層、電荷輸送層、電荷注入層を形成するための材料は、その可能な組合せにおいて自由に選択することができる。本実施例で示すEL層は、発光層とPEDOT（ポリチオフェン）またはPAni（ポリアニリン）から成る正孔注入層を設けた構造とする。

## 【0071】

EL層423の上にはEL素子の陽極424が設けられる。陽極としては、透光性を有する導電材料、例えばITOを用いる。

## 【0072】

図4ではスイッチング用TF T 454をマルチゲート構造としている。ポリシリコンを用いたTF Tは、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、画素内において機能に応じて構造の異なるTF T（オフ電流の十分に低いスイッチング用TF Tと、ホットキャリア注入に強い電流制御用TF T）を形成すれば、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）表示装置を作製する上で非常に有効である。本実施例において、スイッチング用TF Tおよび電流制御用TF Tは、低濃度不純物領域（LDD領域）を有するnチャネル型TF Tで形成するのが望ましい。

## 【0073】

図 4 に示す構造が耐熱性基板上に得られたら、陽極を覆うパッシベーション膜（窒化シリコン膜または窒化酸化シリコン膜）を設けて、外気から E L 層を保護することが望ましい。さらに、外気から E L 層を保護するため、シール材によりカバー材（プラスチック基板の材料として、例えば F R P (Fiberglass-Reinforced Plastics)、P V F (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリル) を貼り合わせるとよい。なお、カバー材と E L 素子との間隔を確保するために樹脂膜からなるスペーサを設けても良い。また、シール材の内側の空間には窒素等の不活性気体を充填させることが好ましい。シール材は、できるだけ水分や酸素を透過しない材料であることが望ましい。さらに、空間の内部に吸湿効果をもつ物質や酸化を防止する効果をもつ物質を含有させても良い。

## 【 0 0 7 4 】

また、シール材を用いてカバー材を接着した後、実施の形態に従って側面（露呈面）を覆うように D L C 膜を設ける。D L C 膜の成膜装置としては、図 2 または図 3 に示した装置を用いればよい。

## 【 0 0 7 5 】

以上のような構造で E L 素子を空間に封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。即ち、本実施例の自発光装置は、極めて信頼性の高いものとなる。

## 【 0 0 7 6 】

## 〔実施例 2〕

本実施例では、膜厚の薄い耐熱性金属基板を用いて発光装置を形成する一例を図 6 及び図 7 に示す。

## 【 0 0 7 7 】

まず、素子形成基板となる耐熱性を有する金属基板 5 0 2 と、基板ホルダー 5 0 1 とを用意する。金属基板 5 0 2 （金属表面を有する基板）としては、ステンレス基板を用意する。この基板 5 0 2 の厚さは  $10\ \mu\text{m} \sim 30\ \mu\text{m}$  のものを用いる。また、基板ホルダー 5 0 1 としては、金属基板 5 0 2 よりも厚いステンレス基板を用意する。この基板 5 0 1 の厚さは  $500\ \mu\text{m} \sim 1000\ \mu\text{m}$  のものを用

いる。また、基板ホルダー 5 0 1 としては、セラミックあるいはアルミナ ( $Al_2O_3$ ) を用いることもできる。

#### 【 0 0 7 8 】

次いで、図 6 (A) に示すように端部に少なくとも曲面を持つ基板ホルダー 5 0 1 と金属基板 5 0 2 とを基板間に空気が入らないように固定し、さらに固定部 5 0 3 を用いて金属基板 5 0 2 の端部を固定し、密着性をより強固なものとする。こうして、固定した状態を図 6 (B) に示した。ここでは、固定部 5 0 3 を枠とし、基板ホルダー 5 0 1 をはめ込むようにして接着材を用いることなく金属基板 5 0 2 を基板ホルダー 5 0 1 に固定した。また、固定部をテープ状またはバンド状として金属基板の端部を基板ホルダーに固定してもよい。なお、金属基板 5 0 2 を基板ホルダー 5 0 1 に密着させて固定する工程は、室温～4 0 0℃、かつ真空中で行うことによって、両基板間に空気が入らないようにすることが好ましい。また、金属基板 5 0 2 に広げる力を加えながら基板ホルダーに被せ、必要があれば押し付けることで密着させてもよい。

#### 【 0 0 7 9 】

また、固定後の金属基板における表面の凹凸の表面粗さの最大高さ ( $R_{max}$ ) は、1  $\mu m$  以下と平坦なものとするのが好ましい。なお、この最大高さ ( $R_{max}$ ) は、J I S B - 0 6 0 1 によるものである。あるいは、固定後の金属基板における表面の凹凸の 1 mm 平方当りの高低差が 1  $\mu m$  となることが好ましい。さらに、その凹凸の凸部の曲率半径は、1  $\mu m$  以上、好ましくは 1 0  $\mu m$  以上とする。また、金属基板における表面の平坦性を向上させる公知の技術、例えば CMP (ケミカルメカニカルポリッシング) と呼ばれる研磨工程を用いてもよい。

#### 【 0 0 8 0 】

次いで、金属基板 5 0 2 上に下地絶縁膜を形成した後、その下地絶縁膜上に必要な素子を形成する。なお、簡略化のため下地絶縁膜の表面を平坦なものとして示しているが、実際には固定部と金属基板とが接触する部分に段差が生じる。素子形成基板がプラスチック基板であればプロセス温度が 3 5 0℃ 以下とする必要があったが、本発明は、素子形成基板が金属基板であるので 3 5 0℃ 以上の熱処理が可能である。なお、この素子形成工程の熱処理によって基板同士が分離しない

ように、基板ホルダーと金属基板との熱膨張係数を一致させることが好ましい。  
ここでは、駆動回路 5 0 4 と E L 素子を有する画素部 5 0 5 を形成した例を示す。  
(図 6 (C))

#### 【0081】

また、図 6 (C) に示した基板ホルダーの端部における曲率半径  $r$  は、300  $\mu\text{m}$  以上であり、30  $\text{cm}$  以下とする。

#### 【0082】

次いで、カバー材となる固定基板 5 0 6 をシール材 5 0 7 で貼り合わせる。(図 7 (A)) なお、ここでは E L 素子を外部からの水分や酸素等の侵入から保護するために固定基板 5 0 6 を用いたが、特に必要がなければ用いなくともよい。固定基板 5 0 6 としては、透光性を有する樹脂基板を用いればよく、片面もしくは両面に保護膜として D L C 膜を設けたものを用いてもよい。

#### 【0083】

次いで、裏面側から物理的手段、例えば、固定部 5 0 3 を除去することによって基板ホルダーを除去する。特に接着材を用いていないので分離しやすい。固定部を分離して基板ホルダーを分離する方法や、基板ホルダーと金属基板との間に対して流体(圧力が加えられた液体もしくは気体)を噴射することにより基板ホルダーを分離する方法を用いてもよい。ここでは、基板ホルダー及び金属基板の端部を切断することによって、基板ホルダーと金属基板を分離する。(図 7 (B))

#### 【0084】

そして、外部からの水分や酸素等の侵入から保護するため、実施の形態に従い、少なくともシール材 5 0 7 の露呈した部分を覆う D L C 膜 5 0 9 を形成して、最終的には、薄い金属基板 5 0 8 である素子形成基板と樹脂基板である固定基板とで挟まれた発光装置が完成する。(図 7 (C)) さらに、外部からの水分や酸素等の侵入から保護するためにカバー材の露呈している部分及びシール材の露呈している部分を全て D L C 膜で覆ってもよい。

#### 【0085】

なお、図 6 及び図 7 では、簡略化のため、基板ホルダーの端部と T F T 素子と

をあまり離さずに図示したが、実際には十分距離を離れたほうが好ましい。

【0086】

なお、図6及び図7では、簡略化のため、基板ホルダーの端部とTFT素子とをあまり離さずに図示したが、実際には十分距離を離れたほうが好ましい。

【0087】

〔実施例3〕

非晶質半導体膜の結晶化を助長する金属元素を用いて選択的に結晶質半導体膜を形成する方法を図8を用いて説明する。図8(A)において、600は前述の下地絶縁膜である。

【0088】

まず、実施例2に示した方法により、金属基板と基板ホルダーとを固定部で固定し、その上に下地絶縁膜600を形成する。次いで、下地絶縁膜600上に非晶質シリコン膜601を公知の方法で形成する。そして、非晶質シリコン膜601上に150nmの厚さの酸化シリコン膜602を形成する。酸化シリコン膜の作製方法は限定されないが、例えば、オルトケイ酸テトラエチル (Tetraethyl ortho Silicate: TEOS) と $O_2$ とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波(13.56MHz)電力密度0.5～0.8W/cm<sup>2</sup>で放電させ形成する。

【0089】

次に、酸化シリコン膜602に開孔部603を形成し、重量換算で10ppmのニッケルを含む酢酸ニッケル塩溶液を塗布する。これにより、ニッケル含有層604が形成され、ニッケル含有層604は開孔部603の底部のみで非晶質シリコン膜601と接触する。

【0090】

結晶化は、加熱処理の温度500～650℃で4～24時間、例えば570℃にて14時間の熱処理を行う。この場合、結晶化はニッケルが接した非晶質シリコン膜の部分が最初に結晶化し、そこから基板の表面と平行な方向に結晶化が進行する。こうして形成された結晶質シリコン膜605は棒状または針状の結晶が集合して成り、その各々の結晶は巨視的に見ればある特定の方向性をもって成長



している。その後、酸化シリコン膜 6 0 2 を除去すれば結晶質シリコン膜 6 0 5 を得ることができる。

#### 【 0 0 9 1 】

なお、本実施例は実施例 2 と組み合わせることが可能である。

#### 【 0 0 9 2 】

#### 〔実施例 4〕

実施例 3 で説明する方法に従って作製される結晶質シリコン膜には結晶化において利用した金属元素が残存している。それは膜中において一様に分布していないにしても、平均的な濃度とすれば、 $1 \times 10^{19} / \text{cm}^3$  を越える濃度で残存している。勿論、このような状態でも T F T をはじめ各種半導体装置のチャネル形成領域に用いることが可能であるが、より好ましくは、ゲッタリングにより当該金属元素を除去することが望ましい。

#### 【 0 0 9 3 】

本実施例ではゲッタリング方法の一例を図 9 を用いて説明する。結晶質シリコン膜 7 0 1 の表面には、マスク用の酸化シリコン膜 7 0 2 が 1 5 0 n m の厚さに形成され、開孔部 7 0 3 が設けられ結晶質シリコン膜が露出した領域が設けられている。実施例 3 に従う場合には、図 9 ( A ) で示す酸化シリコン膜 7 0 2 をそのまま利用可能であり、図 9 ( B ) の工程の後からそのまま本実施例の工程に移行することもできる。そして、イオンドープ法によりリンを添加して、 $1 \times 10^{19} \sim 1 \times 10^{22} / \text{cm}^3$  の濃度のリン添加領域 7 0 5 を形成する。

#### 【 0 0 9 4 】

そして、図 9 ( B ) に示すように、窒素雰囲気中で 5 5 0 ~ 8 0 0 ° C 、 5 ~ 2 4 時間、例えば 6 0 0 ° C にて 1 2 時間の熱処理を行うと、リン添加領域 7 0 5 がゲッタリングサイトとして働き、結晶質シリコン膜 7 0 1 に残存していた触媒元素はリン添加領域 7 0 5 に偏析させることができる。

#### 【 0 0 9 5 】

その後、図 9 ( C ) で示すようにマスク用の酸化シリコン膜 7 0 2 と、リンが添加領域 7 0 5 とをエッチングして除去することにより、結晶化の工程で使用した金属元素の濃度が  $1 \times 10^{17} / \text{cm}^3$  未満にまで低減された結晶質シリコン膜

706を得ることができる。

【0096】

なお、本実施例は実施例2または実施例3と組み合わせることが可能である。

【0097】

[実施例5]

本実施例は、nチャネル型TFTとpチャネル型TFTとを相補的に組み合わせたCMOS回路を作製する例であり、図10、図11を用いて説明する。なお、実施例1に記載のTFTは本実施例を用いて作製されている。

【0098】

実施の形態に従って、固定部803で基板ホルダー801に固定した金属基板802上に下地絶縁膜804を形成した後、半導体層901、902を形成する。(図10(A))

【0099】

次いで、ゲート絶縁膜903と第1導電膜904と第2導電膜905を形成する。(図10(B))第1導電膜904及び第2導電膜905の材料としては、Ta、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。本実施例では、第1導電膜904を窒化タンタルまたはチタンで50～100nmの厚さに形成し、第2導電膜905をタングステンで100～300nmの厚さに形成する。

【0100】

次に図10(C)に示すように、レジストによるマスク906を形成し、ゲート電極を形成するための第1のエッチング処理を行う。エッチング方法に限定はないが、好適にはICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用いる。エッチング用ガスに $\text{CF}_4$ と $\text{Cl}_2$ を混合し、0.5～2Pa、好ましくは1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して行う。基板側(試料ステージ)にも100WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス

電圧を印加する。 $\text{CF}_4$ と $\text{Cl}_2$ を混合した場合にはタングステン膜、窒化タンタル膜及びチタン膜の場合でも、それぞれ同程度の速度でエッチングすることができる。

#### 【0101】

上記エッチング条件では、レジストによるマスクの形状と、基板側に印加するバイアス電圧の効果により端部をテーパ形状とすることができる。テーパ部の角度は $15 \sim 45^\circ$ となるようにする。また、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、 $10 \sim 20\%$ 程度の割合でエッチング時間を増加させると良い。W膜に対する酸化窒化シリコン膜の選択比は $2 \sim 4$ （代表的には $3$ ）であるので、オーバーエッチング処理により、酸化窒化シリコン膜が露出した面は $20 \sim 50 \text{ nm}$ 程度エッチングされる。こうして、第1のエッチング処理により第1導電膜と第2導電膜から成る第1形状の導電層907、908（第1の導電層907a、908aと第2導電層907b、908b）を形成する。909はゲート絶縁膜であり、第1の形状の導電層で覆われない領域は $20 \sim 50 \text{ nm}$ 程度エッチングされ薄くなる。

#### 【0102】

そして、第1のドーピング処理を行いn型の不純物（ドナー）をドーピングする。（図10（D））その方法はイオンドープ法若しくはイオン注入法で行う。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} / \text{cm}^2$ として行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン（P）または砒素（As）を用いる。この場合、第1形状の導電層907、908はドーピングする元素に対してマスクとなり、加速電圧を適宜調節（例えば、 $20 \sim 60 \text{ keV}$ ）して、ゲート絶縁膜909を通過した不純物元素により不純物領域（n+領域）920、921を形成する。例えば、不純物領域（n+領域）におけるリン（P）濃度は $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ の範囲となるようにする。

#### 【0103】

さらに図11（A）に示すように第2のエッチング処理を行う。エッチングはICPエッチング法を用い、エッチングガスに $\text{CF}_4$ と $\text{Cl}_2$ と $\text{O}_2$ を混合して、 $1 \text{ Pa}$ の圧力でコイル型の電極に $500 \text{ W}$ のRF電力（ $13.56 \text{ MHz}$ ）を供給

してプラズマを生成する。基板側（試料ステージ）には50WのRF（13.56MHz）電力を投入し、第1のエッチング処理に比べ低い自己バイアス電圧を印加する。このような条件によりタングステン膜を異方性エッチングし、第1の導電層である窒化タンタル膜またはチタン膜を残存させるようにする。こうして、第2形状の導電層912、913（第1の導電膜912a、913aと第2の導電膜912b、913b）を形成する。916はゲート絶縁膜であり、第2の形状の導電層912、913で覆われない領域はさらに20～50nm程度エッチングされて膜厚が薄くなる。

## 【0104】

そして、図11（C）に示すように第2のドーピング処理を行う。第1のドーピング処理よりもドーズ量を下げ高加速電圧の条件でn型の不純物（ドナー）をドーピングする。例えば、加速電圧を70～120keVとし、 $1 \times 10^{13} / \text{cm}^2$ のドーズ量で行い、図10（D）で半導体層に形成された第1の不純物領域の内側に不純物領域を形成する。ドーピングは、第2の導電膜912b、913bを不純物元素に対するマスクとして用い、第1の導電膜912a、912aの下側の領域に不純物元素が添加されるようにドーピングする。こうして、第1の導電膜912a、913aと重なる不純物領域（n-領域）914、915が形成される。この不純物領域は、第2の導電層912a、913aがほぼ同じ膜厚で残存していることから、第2の導電層に沿った方向における濃度差は小さく、 $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ の濃度で形成する。

## 【0105】

そして、図11（B）に示すように、第3のエッチング処理を行い、ゲート絶縁膜のエッチング処理を行う。その結果、第2の導電膜もエッチングされ、端部が後退して小さくなり、第3形状の導電層917、918が形成される。図中で919は残存するゲート絶縁膜である。

## 【0106】

そして、図11（C）に示すように、レジストによるマスク920を形成し、pチャネル型TFTを形成する半導体層901にp型の不純物（アクセプタ）をドーピングする。典型的にはボロン（B）を用いる。不純物領域（p+領域）9

21、922の不純物濃度は $2 \times 10^{20} \sim 2 \times 10^{21} / \text{cm}^3$ となるようにし、含有するリン濃度の1.5～3倍のボロンを添加して導電型を反転させる。

#### 【0107】

以上までの工程でそれぞれの半導体層に不純物領域が形成される。第3形状の導電層917、918はゲート電極となる。その後、図11(D)に示すように、窒化シリコン膜または酸化窒化シリコン膜から成る保護絶縁膜923をプラズマCVD法で形成する。そして導電型の制御を目的としてそれぞれの半導体層に添加された不純物元素を活性化する工程を行う。

#### 【0108】

さらに、窒化シリコン膜924を形成し、水素化処理を行う。その結果、窒化シリコン膜924中の水素が半導体層中に拡散させることで水素化を達成することができる。

#### 【0109】

層間絶縁膜925は、ポリイミド、アクリルなどの有機絶縁物材料で形成する。勿論、プラズマCVD法でTEOS (Tetraethyl Ortho silicate) を用いて形成される酸化シリコン膜を適用しても良いが、平坦性を高める観点からは前記有機物材料を用いることが望ましい。

#### 【0110】

次いで、コンタクトホールを形成し、アルミニウム(Al)、チタン(Ti)、タンタル(Ta)などを用いて、ソース配線またはドレイン配線926～928を形成する。

#### 【0111】

以上の工程で、nチャネル型TFTとpチャネル型TFTとを相補的に組み合わせたCMOS回路を得ることができる。

#### 【0112】

pチャネル型TFTにはチャネル形成領域930、ソース領域またはドレイン領域として機能する不純物領域921、922を有している。

#### 【0113】

nチャネル型TFTにはチャネル形成領域931、第3形状の導電層から成る

ゲート電極 9 1 8 と重なる不純物領域 9 1 5 a (Gate Overlapped Drain: G O L D 領域)、ゲート電極の外側に形成される不純物領域 9 1 5 b (L D D 領域) とソース領域またはドレイン領域として機能する不純物領域 9 1 6 を有している。

#### 【 0 1 1 4 】

このような C M O S 回路は、アクティブマトリクス型の E L 表示装置の駆動回路を形成することを可能とする。それ以外にも、このような n チャネル型 T F T または p チャネル型 T F T は、画素部を形成するトランジスタに応用することができる。

#### 【 0 1 1 5 】

このような C M O S 回路を組み合わせることで基本論理回路を構成したり、さらに複雑なロジック回路 (信号分割回路、D / A コンバータ、オペアンプ、 $\gamma$  補正回路など) をも構成することができ、さらにはメモリやマイクロプロセッサをも形成することが可能である。

#### 【 0 1 1 6 】

また、本実施例は実施例 1 乃至 4 のいずれか一と自由に組み合わせることが可能である。

#### 【 0 1 1 7 】

##### [ 実施例 6 ]

本実施例では、実施例 2 とは異なる方法により金属基板上に E L 素子を形成する例を図 1 2 に示す。

#### 【 0 1 1 8 】

まず、第 1 固定基板 1 0 0 1 と耐熱性金属材料 (ここではステンレス) からなる素子形成基板 1 0 0 3 とを貼り合わせるが、2 通りの貼り合わせ方法がある。一つ目の方法は、第 1 固定基板 1 0 0 1 上に第 1 接着層 1 0 0 2 を設けた後、第 1 固定基板 1 0 0 1 と素子形成基板 1 0 0 3 とを貼り合わせる方法である。また、二つ目の方法は、素子形成基板 1 0 3 に第 1 接着層 1 0 2 を設けた後、第 1 固定基板 1 0 1 と素子形成基板 1 0 3 とを貼り合わせる方法である。どちらの方法であっても構わない。

## 【0119】

上記各方法によって得られる貼り合わせ後の状態を図12(A)に示した。

## 【0120】

次いで、素子形成基板1003上に下地絶縁膜を形成した後、その下地絶縁膜上に必要な素子（実施例5参照）を形成する。ここでは、駆動回路1004とEL素子を有する画素部1005を形成した例を示す。（図12(B)）

## 【0121】

次いで、第2固定基板1006を第2接着層1007で貼り合わせる。（図12(C)）なお、ここではEL素子を外部からの水分や酸素等の侵入から保護するために第2固定基板（カバー材）1006を用いたが、特に必要がなければ用いなくともよい。第2固定基板1006としては、樹脂基板を用いればよく、片面もしくは両面に保護膜としてDLC膜を設けたものを用いてもよい。また、図12(C)では第2固定基板に第2接着層を設けて貼りつけているが、素子形成基板に第2接着層を設けてから貼りつけてもよい。

## 【0122】

次いで、裏面側からレーザー光を照射して第1接着層1002の全部または一部を気化させて第1固定基板1001を分離する。（図12(D)）従って、第1接着層1002はレーザー光によって層内または界面において剥離現象が生じる物質を用いる。また、レーザー光は第1固定基板1001を通過して第1接着層で吸収するものを適宜選択する。例えば、第1固定基板として石英基板を用いるのであれば、YAGレーザー（基本波（1064nm）、第2高調波（532nm）、第3高調波（355nm）、第4高調波（266nm）あるいはエキシマレーザー（波長308nm）を用い、線状ビームを形成し、石英基板を通過させればよい。なお、エキシマレーザーはガラス基板を通過しない。従って、第1固定基板としてガラス基板を用いるのであればYAGレーザーの基本波、第2高調波、第3高調波を用いることができ、好ましくは第2高調波（波長532nm）を用いて線状ビームを形成し、ガラス基板を通過させればよい。

## 【0123】

そして、実施の形態に従い、樹脂基板の周縁部を覆うDLC膜を形成し、最終

的には、ステンレス基板である素子形成基板と樹脂基板である第2固定基板とで挟まれた発光装置が完成する。

## 【0124】

## 〔実施例7〕

EL素子の劣化を防ぐために、当該素子が封止された空間内または空隙に酸化バリウムなどの乾燥剤を封入する手段が用いられている。本実施例では、画素部において、隣接する画素を分離するために設けるバンクに乾燥剤を封入する例を図13を用いて示す。図13で示すのは、図5で示すB-B'線に対応する断面であり、便宜上図4及び図5と共通の符号を用いて説明する。

## 【0125】

図13(A)はバンク421の中に乾燥剤480を分散させて設けた例である。バンク421は熱硬化型または感光性の有機樹脂材料で形成する。このとき、重合する前の有機樹脂材料中に乾燥剤を分散させておき、そのまま塗布形成する。

## 【0126】

図13(B)は有機樹脂絶縁膜419上に乾燥剤481を形成する例を示す。この場合、乾燥剤は真空蒸着法や印刷法を用いて所定の場所に所定のパターンで形成する。そして、その上にバンク421を形成する。

## 【0127】

図13(C)はバンク421の上に乾燥剤482を形成する例を示す。乾燥剤482は同様に真空蒸着法や印刷法により形成する。

## 【0128】

図13(A)～(C)で示す方法は乾燥剤を設ける一例であり、これらを適宜組み合わせて形成しても良い。また、図1に示す構成に本実施例の構成を組み合わせても良い。そして、こうした乾燥剤の設置方法を実施例1で示すDLC膜で周縁部を覆った発光装置に適用すれば、より信頼性の高い表示装置を完成させることができる。

## 【0129】

なお、本実施例は実施例1乃至6のいずれか一と自由に組み合わせることが可



能である。

【 0 1 3 0 】

〔実施例 8〕

図 1 4 は逆スタガ型の T F T を用いた表示装置の一例を示す。使用する基板 1 1 0 1 や E L 素子 1 1 5 6 は実施例 1 と同様な構成であり、ここではその説明を省略する。

【 0 1 3 1 】

逆スタガ型の T F T は、基板 1 1 0 1 側からゲート電極 1 1 0 8 ～ 1 1 1 1、ゲート絶縁膜 1 1 0 7 半導体膜 1 1 0 3 ～ 1 1 0 6 の順に形成されている。図 1 4 において、駆動回路部 1 1 5 0 に n チャネル型 T F T 1 1 5 2 と p チャネル型 T F T 1 1 5 3 が形成され、画素部 1 1 5 1 にスイッチング用 T F T 1 1 5 4、電流制御用 T F T 1 1 5 5、E L 素子 1 1 5 6 が形成されている。層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜 1 1 1 8 と、アクリルまたはポリイミドなどで形成される有機樹脂膜 1 1 1 9 とから成っている。

【 0 1 3 2 】

駆動回路部 1 1 5 0 の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。n チャネル型 T F T 1 1 5 2 及び p チャネル型 T F T 1 1 5 3 には配線 1 1 1 2、1 1 1 3 が接続され、これらの T F T を用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

【 0 1 3 3 】

画素部 1 1 5 1 では、データ配線 1 1 1 4 がスイッチング用 T F T 1 1 5 4 のソース側に接続し、ドレイン側の配線 1 1 1 5 は電流制御用 T F T 1 1 5 5 のゲート電極 1 1 1 1 と接続している。また、電流制御用 T F T 1 1 5 5 のソース側は電源供給配線 1 1 1 7 と接続し、ドレイン側の電極 1 1 1 6 が E L 素子の陰極と接続するように配線されている。

【 0 1 3 4 】

そして、これら配線を覆うようにアクリルやポリイミドなどの有機樹脂、好ましくは感光性の有機樹脂を用いてバンク 1 1 2 0、1 1 2 1 が形成される。E L 素子 1 1 5 6 は、M g A g や L i F などの材料を用いて形成される陰極 1 1 2 2

、有機EL材料を用いて作製されるEL層1123、ITO（酸化インジウム・スズ）で形成される陽極1124とから成っている。バンク1120、1121は、陰極1122の端部を覆うように形成され、この部分で陰極と陽極とがショートすることを防ぐために設ける。

## 【0135】

その他、TFTの構造を省けば、画素部の構成、及び表示装置の構成は実施例1と同様な構成となる。ポリシリコンを用いた逆スタガ型TFTは、アモルファスシリコンTFT（通常は逆スタガ型TFTで形成される）の製造ラインを流用して作製できるという利点がある。勿論、エキシマレーザーを用いたレーザーアニール技術を使えば、300℃以下のプロセス温度でもポリシリコンTFTが作製可能である。

## 【0136】

なお、実施例1乃至7のいずれかに記載のトップゲート型TFTに代えて本実施例のボトムゲート型TFTを用いることは可能である。

## 【0137】

## 【実施例9】

本実施例では、実施例1に記載のEL表示装置の各画素にメモリー素子（SRAM）を組み込んだ例を示す。図15に画素1204の拡大図を示す。

## 【0138】

図15において、1205はスイッチング用TFTである。スイッチング用TFT1205のゲート電極は、ゲート信号を入力するゲート信号線（G1～Gn）のうちの1つであるゲート信号線1206に接続されている。スイッチングTFT1205のソース領域とドレイン領域は、一方が信号を入力するソース信号線（S1～Sn）のうちの1つであるソース信号線1207に、もう一方がSRAM1208の入力側に接続されている。SRAM1208の出力側は電流制御用TFT1209のゲート電極に接続されている。

## 【0139】

また、電流制御用TFT1209のソース領域とドレイン領域は、一方が電流供給線（V1～Vn）の1つである電流供給線1210に接続され、もう一方は

E L 素子 1 2 1 1 に接続される。

【 0 1 4 0 】

E L 素子 1 2 1 1 は陽極と陰極と、陽極と陰極との間に設けられた E L 層とからなる。陽極が電流制御用 T F T 1 2 0 9 のソース領域またはドレイン領域と接続している場合、言い換えると陽極が画素電極の場合、陰極は対向電極となる。逆に陰極が電流制御用 T F T 1 2 0 9 のソース領域またはドレイン領域と接続している場合、言い換えると陰極が画素電極の場合、陽極は対向電極となる。

【 0 1 4 1 】

S R A M 1 2 0 8 は p チャネル型 T F T と n チャネル型 T F T を 2 つずつ有しており、p チャネル型 T F T のソース領域は高電圧側の  $V_{ddh}$  に、n チャネル型 T F T のソース領域は低電圧側の  $V_{ss}$  に、それぞれ接続されている。1 つの p チャネル型 T F T と 1 つの n チャネル型 T F T とが対になっており、1 つの S R A M の中に p チャネル型 T F T と n チャネル型 T F T との対が 2 組存在することになる。

【 0 1 4 2 】

なお、本実施例の n チャネル型 T F T の構造は実施例 5 で形成される n チャネル型 T F T とほぼ同じであるので、ここでは詳細な説明を省略する。また、p チャネル型 T F T の構造も実施例 5 で形成される p チャネル型 T F T とほぼ同じであるので、同様に省略する。

【 0 1 4 3 】

また、対になった p チャネル型 T F T と n チャネル型 T F T は、そのドレイン領域が互いに接続されている。また対になった p チャネル型 T F T と n チャネル型 T F T は、そのゲート電極が互いに接続されている。そして互いに、一方の対になっている p チャネル型 T F T 及び n チャネル型 T F T のドレイン領域が、他の一方の対になっている p チャネル型 T F T 及び n チャネル型 T F T のゲート電極と同じ電位に保たれている。

【 0 1 4 4 】

そして一方の対になっている p チャネル型及び n チャネル型 T F T のドレイン領域は入力信号 ( $V_{in}$ ) が入る入力側であり、もう一方の対になっている p

チャンネル型及びnチャンネル型TFTのドレイン領域は出力の信号（Vout）が出力される出力側である。

【0145】

SRAMはVinを保持し、Vinを反転させた信号であるVoutを出力するように設計されている。つまり、VinがHiだとVoutはVss相当のLoの信号となり、VinがLoだとVoutはVddh相当のHiの信号となる。

【0146】

なお、本実施例で示すように、SRAMが画素1204に一つ設けられている場合には、画素中のメモリーデータが保持されているため外部回路の大半を止めた状態で静止画を表示することが可能である。これにより、低消費電力化を実現することができる。

【0147】

また、画素に複数のSRAMを設けることも可能であり、SRAMを複数設けた場合には、複数のデータを保持することができるので、時間階調による階調表示を可能にする。

【0148】

なお、本実施例の構成は、実施例1～実施例8のいずれの構成とも自由に組み合わせ実施することが可能である。

【0149】

〔実施例10〕

実施例9で示すEL表示装置を用いた電子装置の一例を図16を用いて説明する。図16の表示装置は、基板上に形成されたTFTによって画素1320から成る画素部1321、画素部の駆動に用いるデータ信号側駆動回路1315、ゲート信号側駆動回路1314が形成されている。データ信号側駆動回路1315はデジタル駆動の例を示しているが、シフトレジスタ1316、ラッチ回路1317、1318、バッファ回路1319から成っている。また、ゲート信号側駆動回路1314であり、シフトレジスタ、バッファ等（いずれも図示せず）を有している。

## 【0150】

画素部1321は、VGAの場合には640×480（横×縦）の画素を有し、各画素にはスイッチング用TFTおよび電流制御用TFTが配置されている。EL素子の動作は、ゲート配線が選択されるとスイッチング用TFTのゲートが開き、ソース配線のデータ信号がコンデンサに蓄積され、電流制御用TFTのゲートが開く。つまり、ソース配線から入力されるデータ信号により電流制御用TFTに電流が流れEL素子が発光する。

## 【0151】

図16で示すシステムブロック図は、PDAなどの携帯型情報端末の形態を示すものである。実施例1で示す表示装置には画素部1321、ゲート信号側駆動回路1314、データ信号側駆動回路1315が形成されている。

## 【0152】

この表示装置に接続する外部回路の構成は、安定化電源と高速高精度のオペアンプからなる電源回路1301、USB端子などを備えた外部インターフェイスポート1302、CPU1303、入力手段として用いるペン入力タブレット1310及び検出回路1311、クロック信号発振器1312、コントロール回路1313などから成っている。

## 【0153】

CPU1303は映像信号処理回路1304やペン入力タブレット1310からの信号を入力するタブレットインターフェイス1305などが内蔵されている。また、VRAM1306、DRAM1307、フラッシュメモリ1308及びメモリーカード1309が接続されている。CPU1303で処理された情報は、映像信号（データ信号）として映像信号処理回路1304からコントロール回路1313に出力する。コントロール回路1313は、映像信号とクロックを、データ信号側駆動回路1315とゲート信号側駆動回路1314のそれぞれのタイミング仕様に変換する機能を持っている。

## 【0154】

具体的には、映像信号を表示装置の各画素に対応したデータに振り分ける機能と、外部から入力される水平同期信号及び垂直同期信号を、駆動回路のスタート

信号及び内蔵電源回路の交流化のタイミング制御信号に変換する機能を持っている。

## 【 0 1 5 5 】

PDAなどの携帯型情報端末はACコンセントに接続しなくても、充電型のバッテリーを電源として屋外や電車の中などでも長時間使用できることが望まれている。また、このような電子装置は持ち運び易さを重点において、軽量化と小型化が同時に要求されている。電子装置の重量の大半を占めるバッテリーは容量を大きくすると重量増加してしまう。従って、このような電子装置の消費電力を低減するために、バックライトの点灯時間を制御したり、スタンバイモードを設定したりといった、ソフトウェア面からの対策も施す必要がある。

## 【 0 1 5 6 】

例えば、CPU 1 3 0 3 に対して一定時間ペン入力タブレット 1 3 1 0 からの入力信号がタブレットインターフェイス 1 3 0 5 に入らない場合、スタンバイモードとなり、図 1 6 において点線で囲んだ部分の動作を同期させて停止させる。表示装置ではEL素子の発光強度を減衰させるか、映像の表示そのものを止める。または、各画素にメモリーを備えておき、静止画像の表示モードに切り替えるなどの処置をとる。こうして、電子装置の消費電力を低減させる。

## 【 0 1 5 7 】

また、静止画像を表示するにはCPU 1 3 0 3 の映像信号処理回路 1 3 0 4、VRAM 1 3 0 6 などの機能を停止させ、消費電力の低減を図ることができる。図 1 6 では動作をおこなう部分を点線で表示してある。また、コントローラ 1 3 1 3 は、ICチップを用い、COG法で素子基板に装着してもよいし、表示装置内部に一体形成してもよい。

## 【 0 1 5 8 】

## [実施例 1 1]

マスク数の低減された作製方法を用いた場合は特に同一基板上に複雑な集積回路（メモリ、CPU、D/Aコンバータ等）を形成することが困難である。従って、メモリ、CPU、D/Aコンバータ等を備えたICチップを、COG (chip on glass) 方式やTAB (tape automated bonding) 方式で実装する。本実施

例では、ICチップにメモリ回路を形成し、COG方式で実装する例を示す。

【0159】

図17(A)にICチップ1409を実装したEL表示装置の上面図を示す。

【0160】

点線で示された1401は画素部、1402はソース側駆動回路、1403はゲート側駆動回路、1409はICチップである。また、1404はカバー材、1405はシール材である。

【0161】

なお、1407はソース側駆動回路1402及びゲート側駆動回路1403に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）1408からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。

【0162】

また、図17(B)はICチップを実装したEL表示装置の断面の一部を示した図である。

【0163】

基板1501上にはEL素子を含む画素部1502、引出線1506、接続配線及び入出力端子1407が設けられている。カバー材1404はシール材1405で基板1501と接着されている。

【0164】

また、接続配線及び入出力端子1407の一方の端にはFPC1408が異方性導電材で接着されている。異方性導電材は樹脂1515と表面にAuなどがメッキされた数十～数百 $\mu\text{m}$ 径の導電性粒子1514から成り、導電性粒子1514により接続配線及び入出力端子1407とFPC1408に形成された配線1513とが電氣的に接続されている。ICチップ1409も同様に異方性導電材で基板に接着され、樹脂1511中に混入された導電性粒子1510により、ICチップ1409に設けられた入出力端子1509と引出線1506または接続配線及び入出力端子1407と電氣的に接続されている。

【0165】

ICチップの実装方法は図17を基にした方法に限定されるものではなく、ここで説明した以外にも公知のCOG方法やワイヤボンディング方法、或いはTAB方法を用いることが可能である。

【0166】

本実施例は、実施例1乃至10のいずれか一と自由に組み合わせが可能である。

【0167】

〔実施例12〕

上記各実施例1乃至11のいずれか一を実施して形成された半導体装置は様々な電気光学装置（アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型ELディスプレイ、アクティブマトリクス型ECディスプレイ）に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本願発明を実施できる。

【0168】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図18及び図19に示す。

【0169】

図18（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部2003に適用することができる。

【0170】

図18（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102に適用することができる。

【0171】

図18（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2



201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205に適用できる。

【0172】

図18(D)はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。本発明は表示部2302に適用することができる。

【0173】

図18(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部2402に適用することができる。

【0174】

図18(F)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)等を含む。本願発明を表示部2502に適用することができる。

【0175】

図19(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部(CCD、イメージセンサ等)2907等を含む。本願発明を表示部2904に適用することができる。

【0176】

図19(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0177】

図19(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。本発明の

ディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上（特に 3 0 インチ以上）のディスプレイには有利である。

【 0 1 7 8 】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ～ 1 1 のどのような組み合わせからなる構成を用いても実現することができる。

【 0 1 7 9 】

【発明の効果】

本発明により、DLC 膜をガスバリア層として用いることで、水蒸気や酸素が封止領域内に浸入することを防ぐ効果が増し、EL 素子の安定性を高めることができる。例えば、陰極が酸化して発生するダークスポットを減少させることができる。

【図面の簡単な説明】

【図 1】 本発明の発光装置を示す図。

【図 2】 本発明に適用する DLC 膜を形成するためのプラズマ CVD 装置の構成を説明する図。

【図 3】 プラズマ CVD 装置の反応室の構成を説明する図。

【図 4】 EL 表示装置の断面構造図。

【図 5】 画素部の上面図を示す図。

【図 6】 基板を固定する工程を示す図。

【図 7】 基板を分離する工程を示す図。

【図 8】 結晶化工程を示す図。

【図 9】 ゲッタリング工程を示す図。

【図 1 0】 TFT 作製工程を示す図。

【図 1 1】 TFT 作製工程を示す図。

【図 1 2】 基板を分離する工程を示す図。

【図 1 3】 画素部において乾燥剤を設置する場合の一例を示す図。

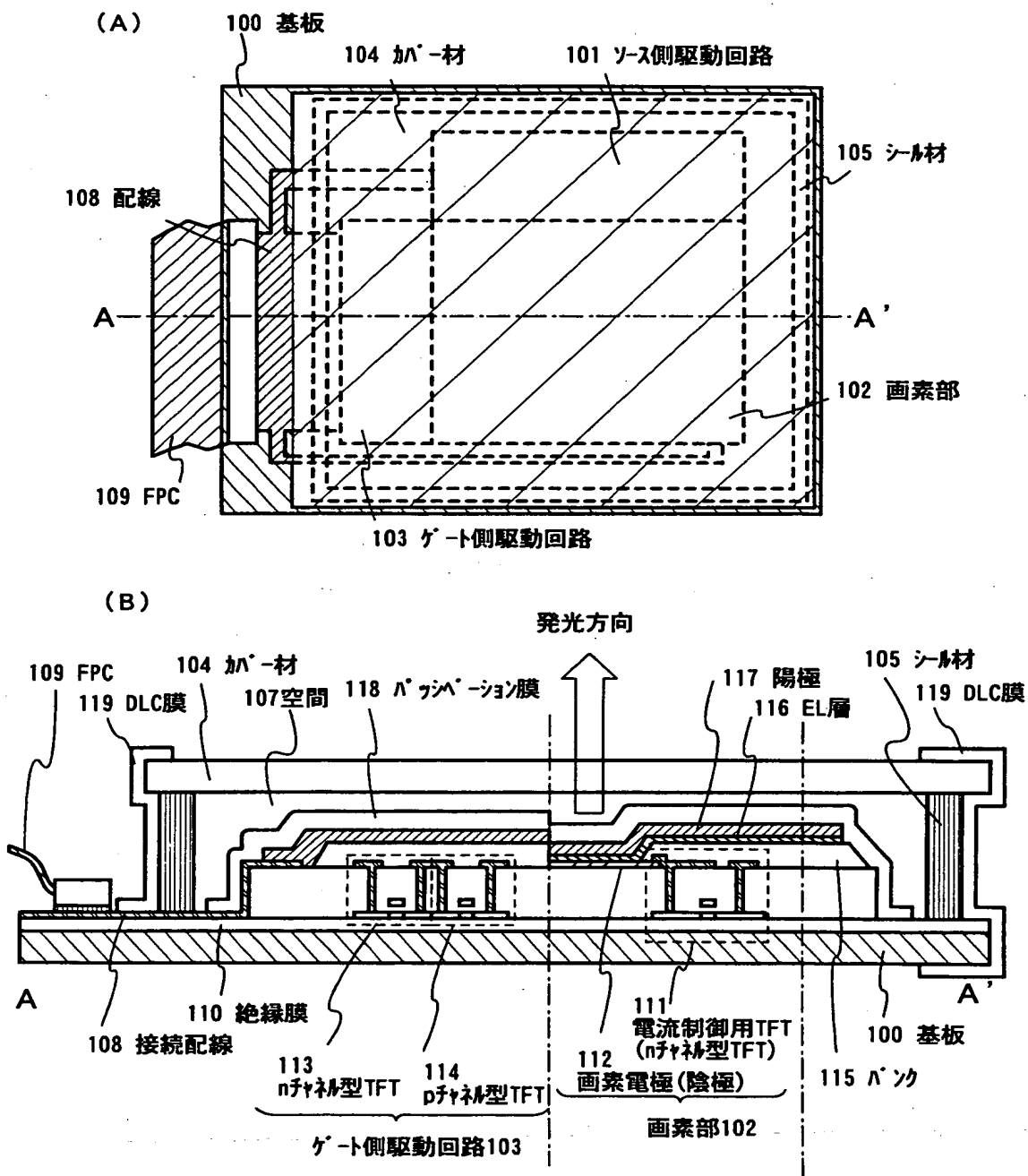
【図 1 4】 EL 表示装置の断面構造図。

【図 1 5】 発光装置の画素部を示す図。

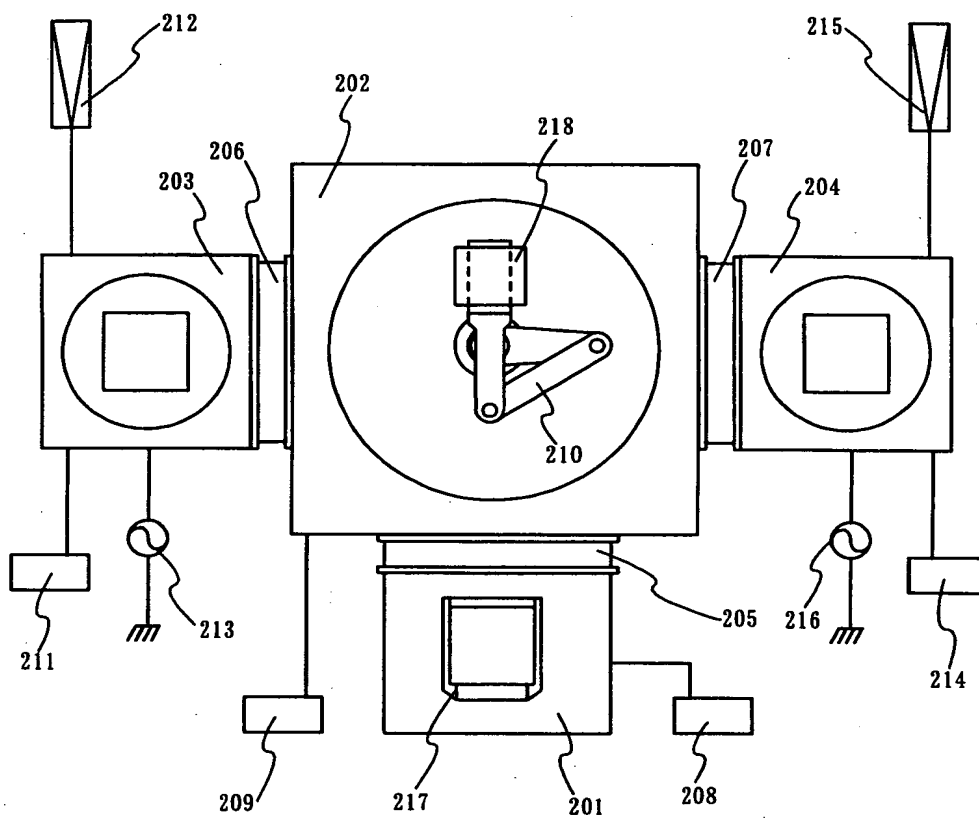
- 【図 1 6】 表示装置を内蔵する電子装置のシステムブロック図。
- 【図 1 7】 発光装置の上面図を示す図。
- 【図 1 8】 電子機器の一例を示す図。
- 【図 1 9】 電子機器の一例を示す図。

【書類名】 図面

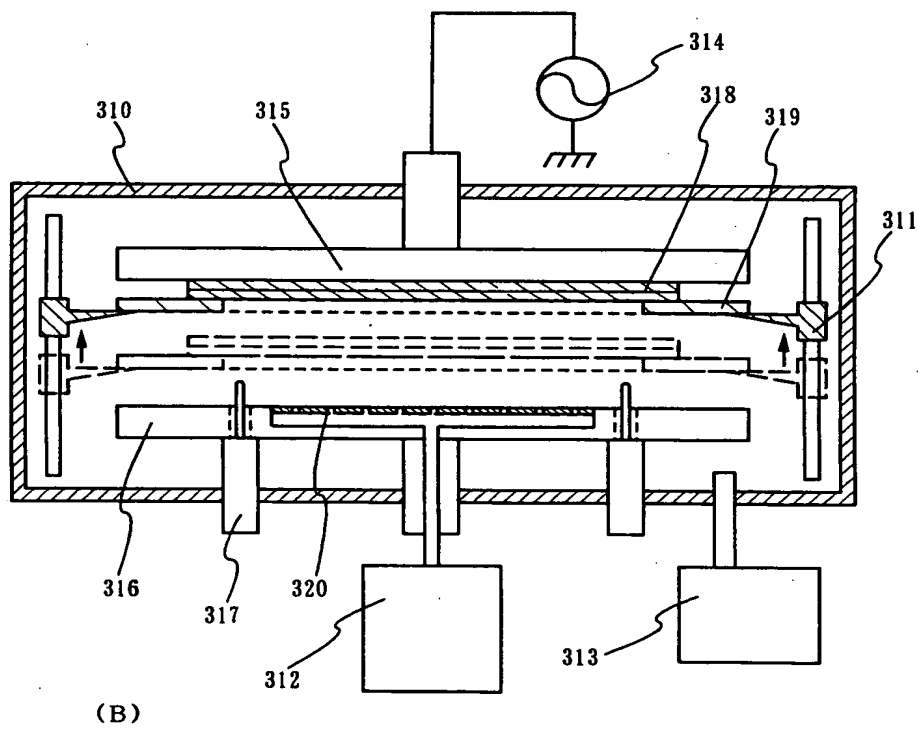
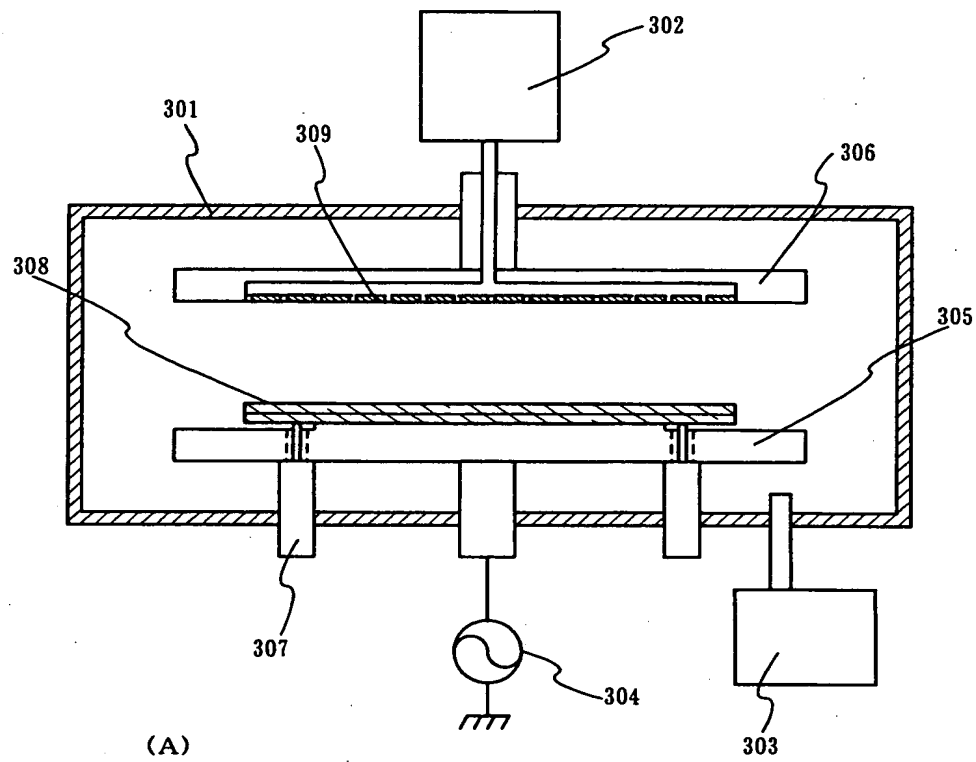
【図 1】



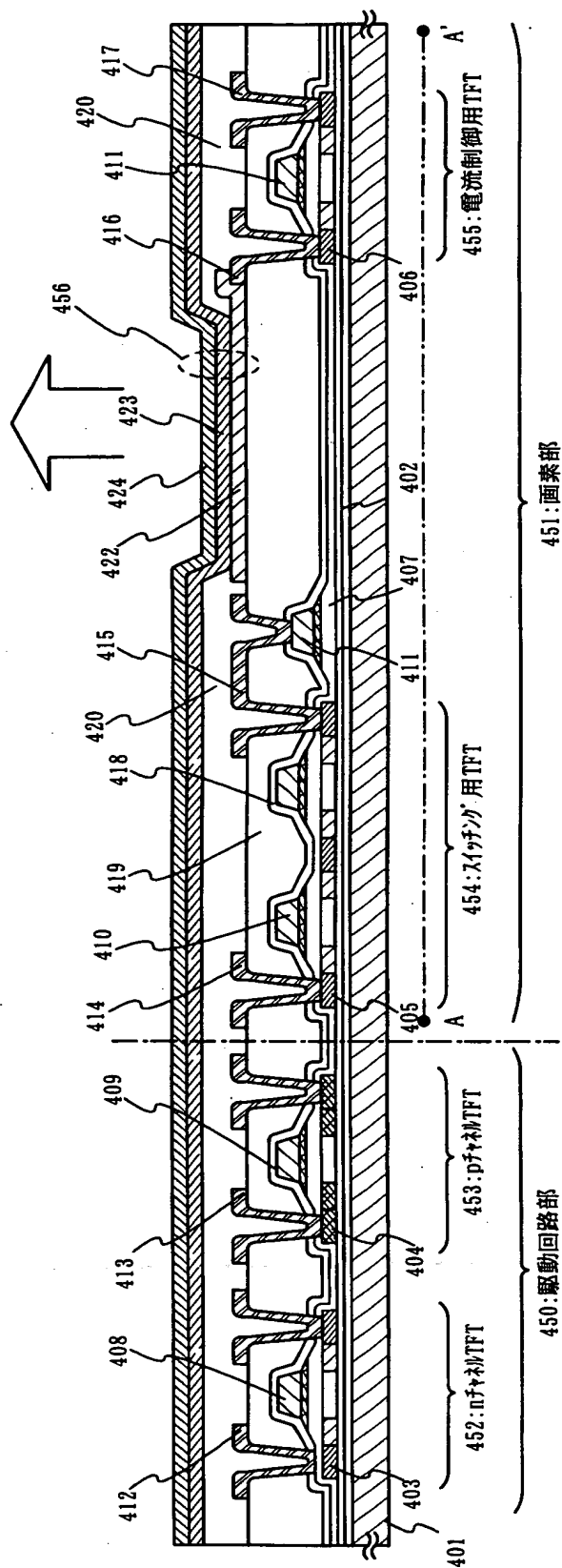
【図 2】



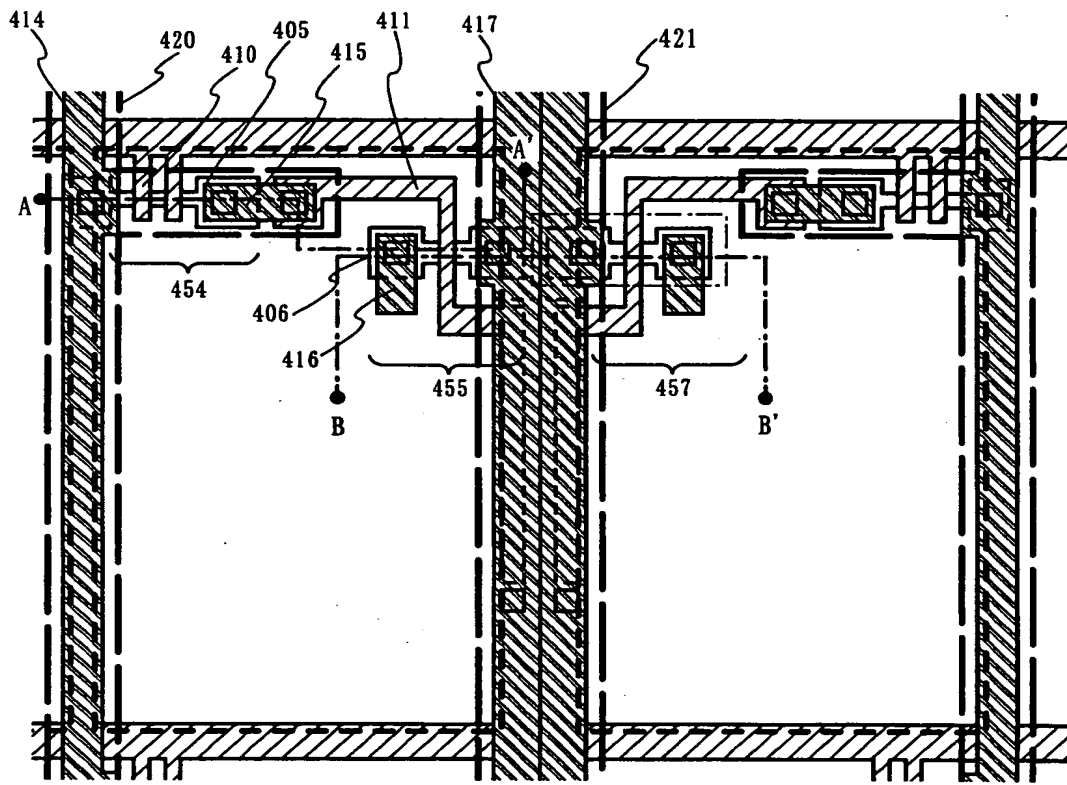
【図 3】



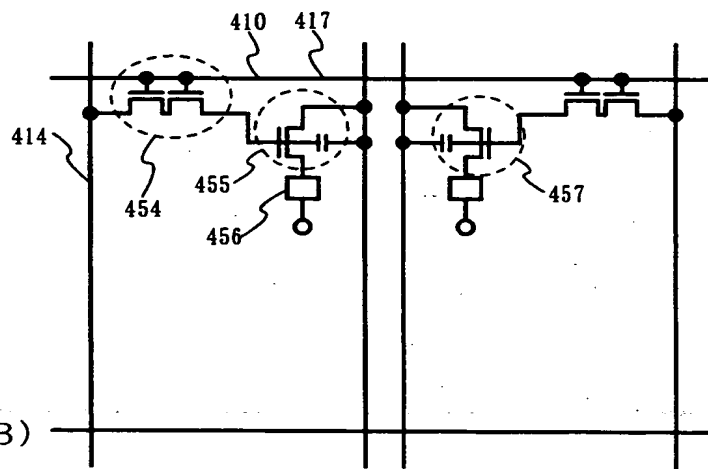
【図 4】



【図 5】



(A)

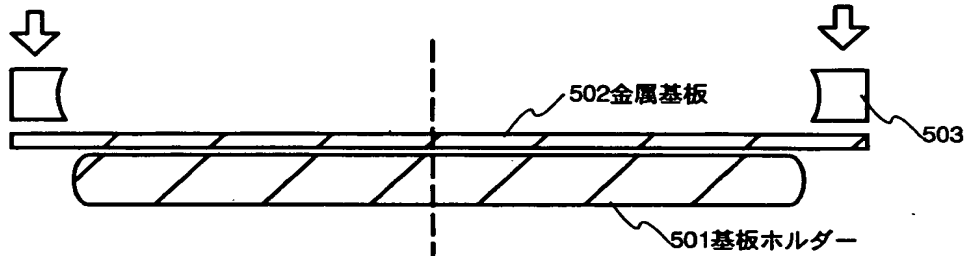


(B)



【図 6】

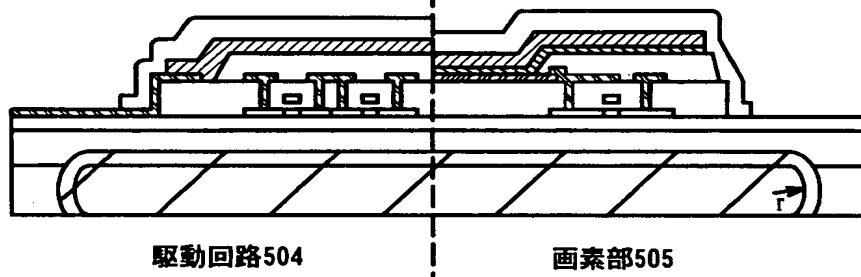
(A) 基板ホルダーに固定する前の状態



(B) 固定後の状態

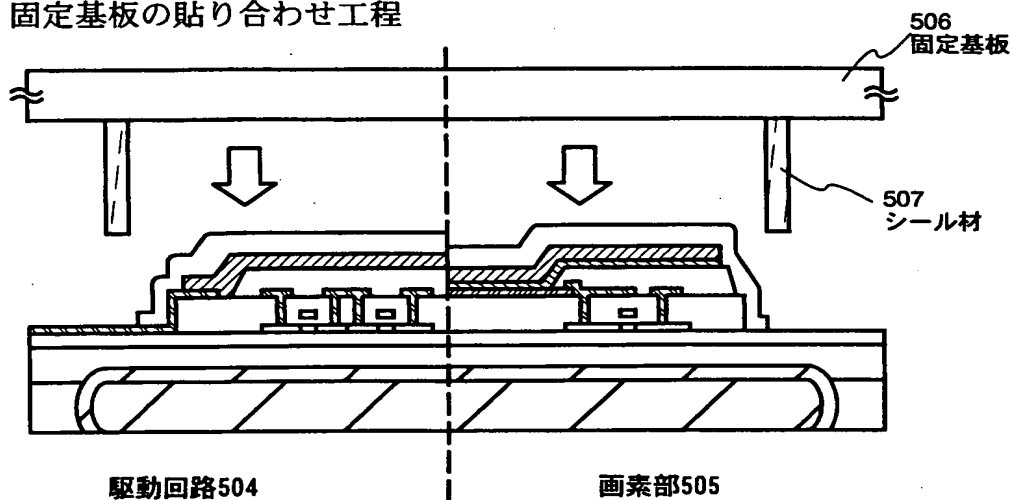


(C) E L 素子形成後の状態

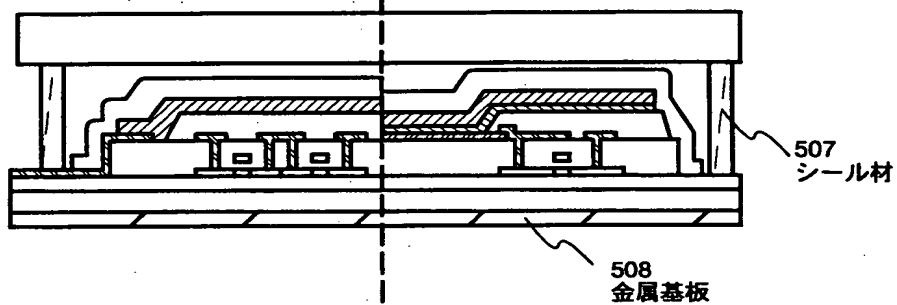


【図 7】

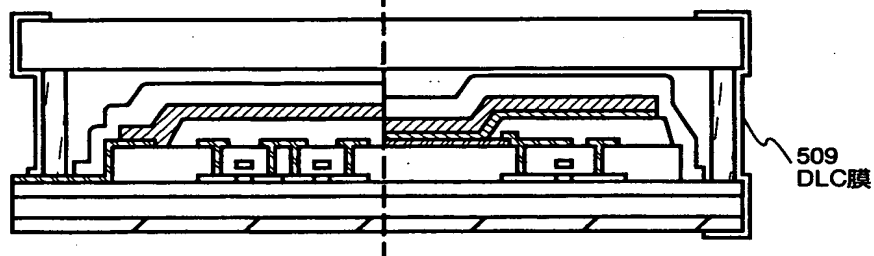
(A) 固定基板の貼り合わせ工程



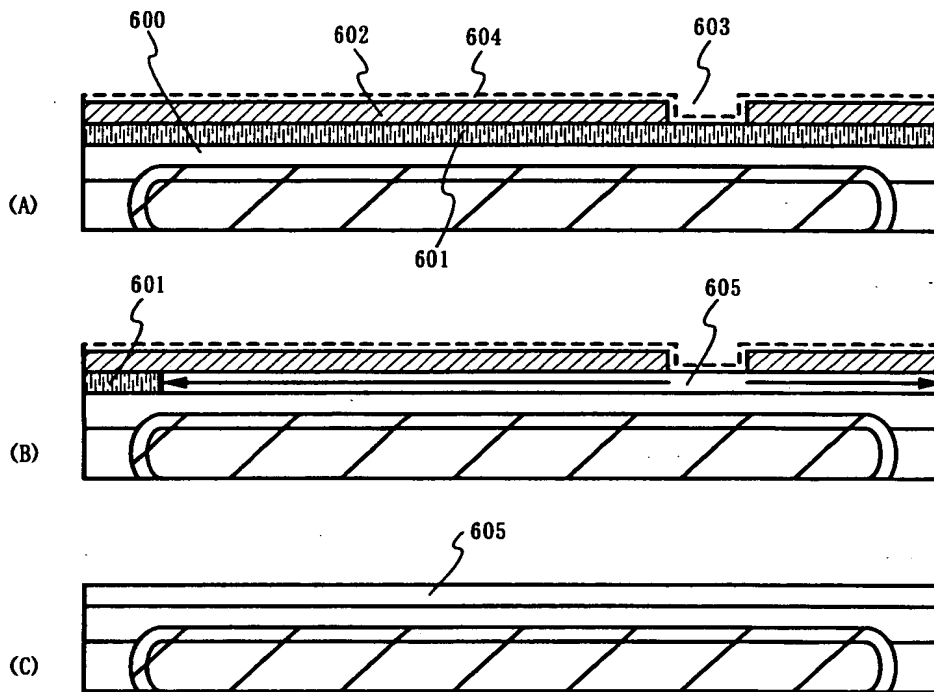
(B) 基板ホルダーを分離した後の状態



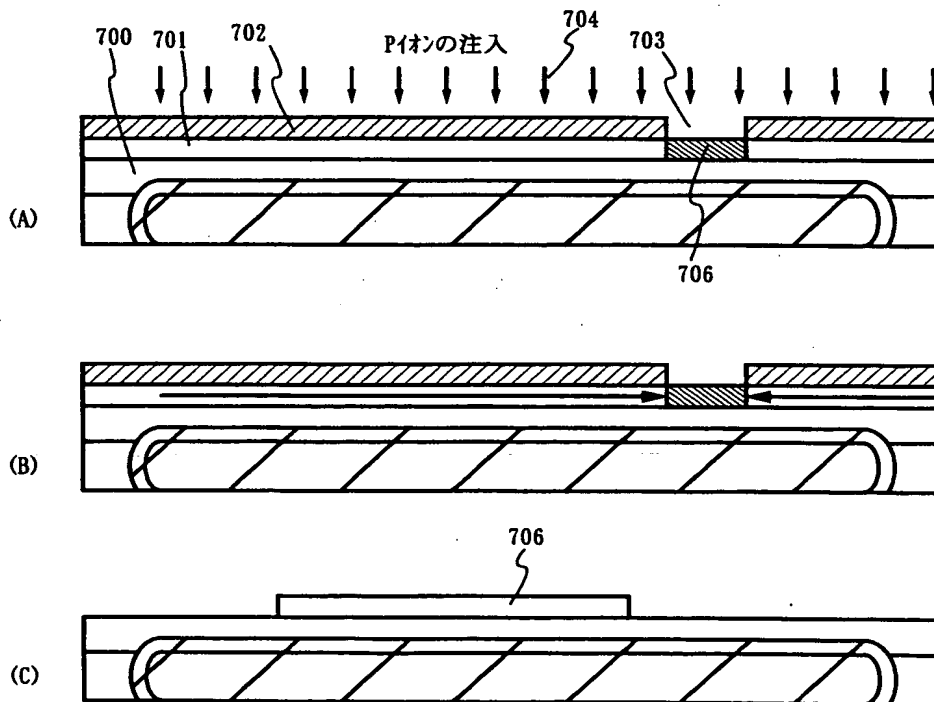
(C) DLC膜の形成



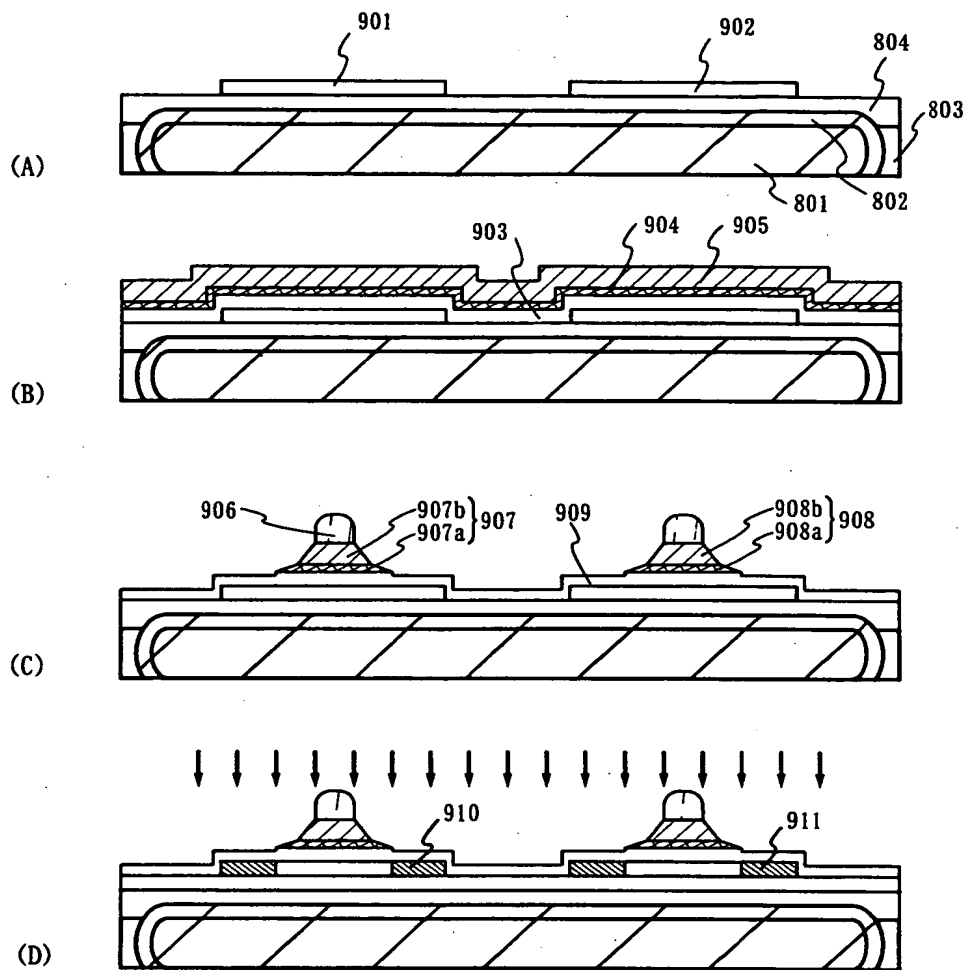
【図 8】



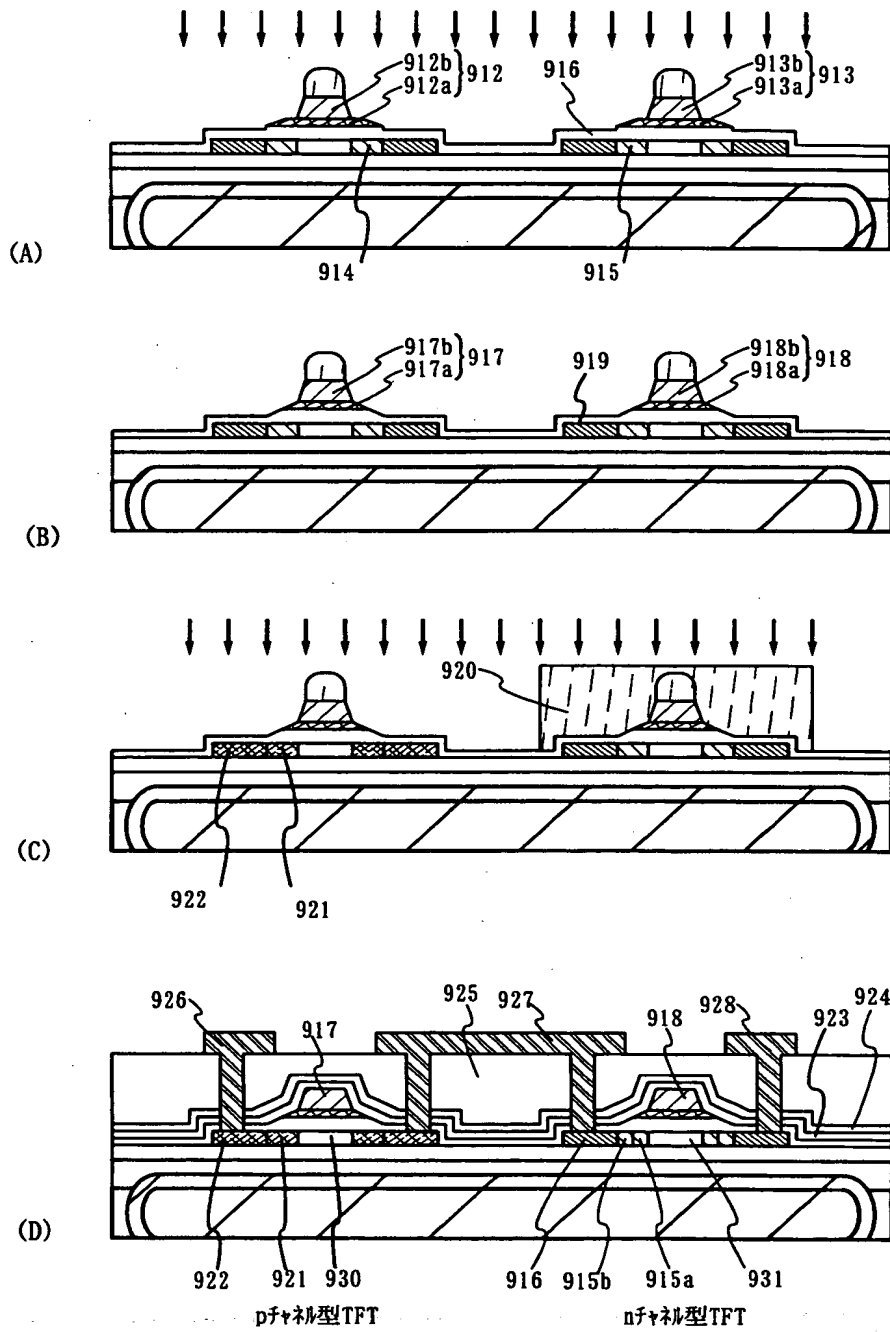
【図 9】



【図 1 0】

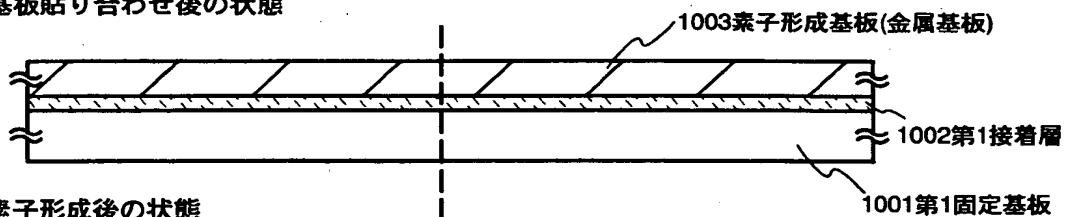


【図 11】

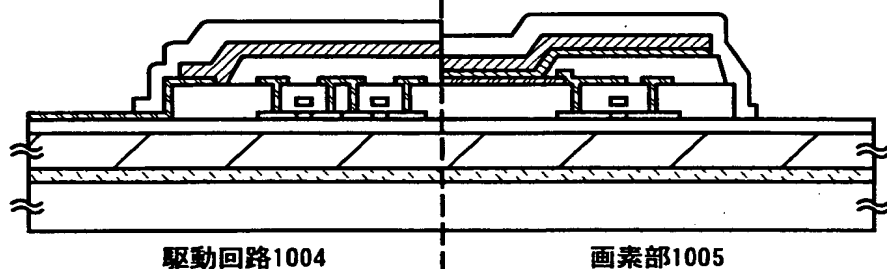


【図 1 2】

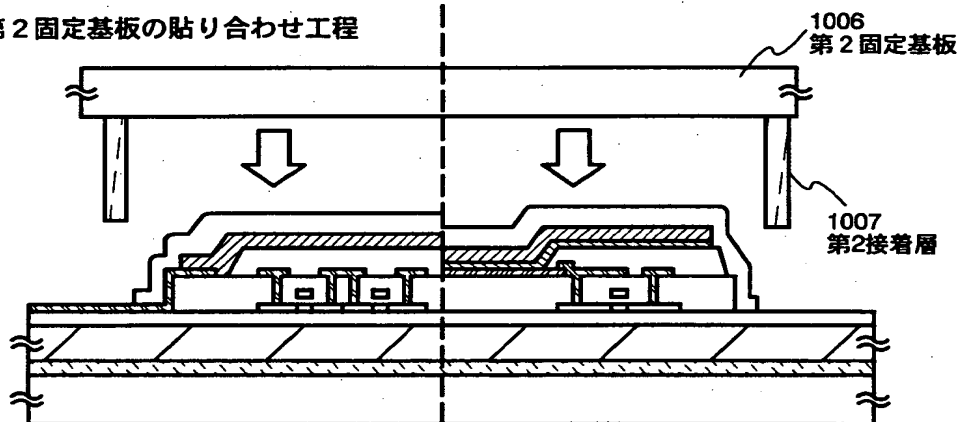
(A) 基板貼り合わせ後の状態



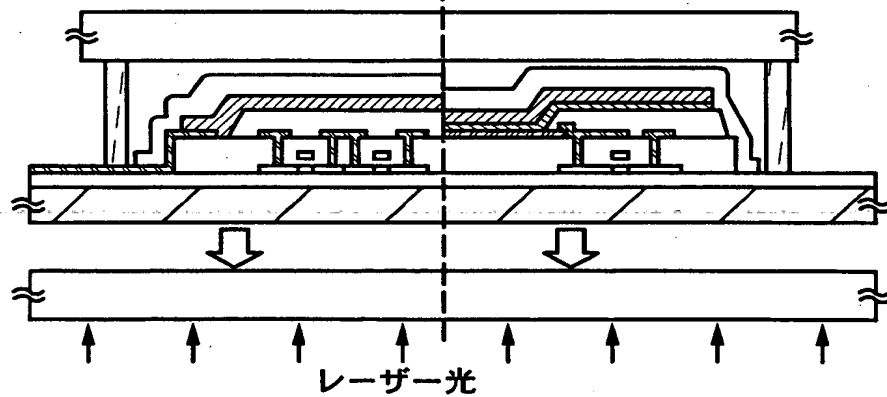
(B) 素子形成後の状態



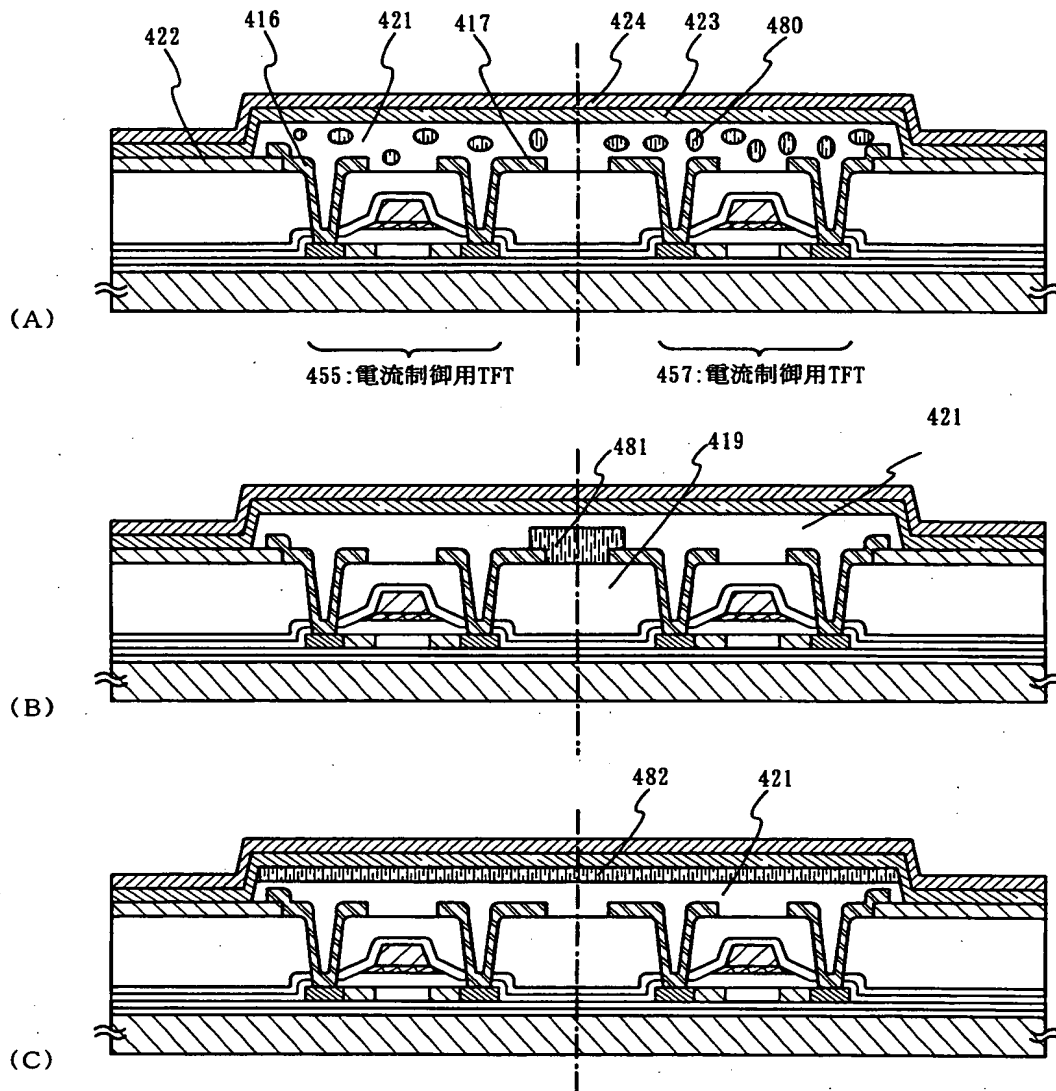
(C) 第2固定基板の貼り合わせ工程



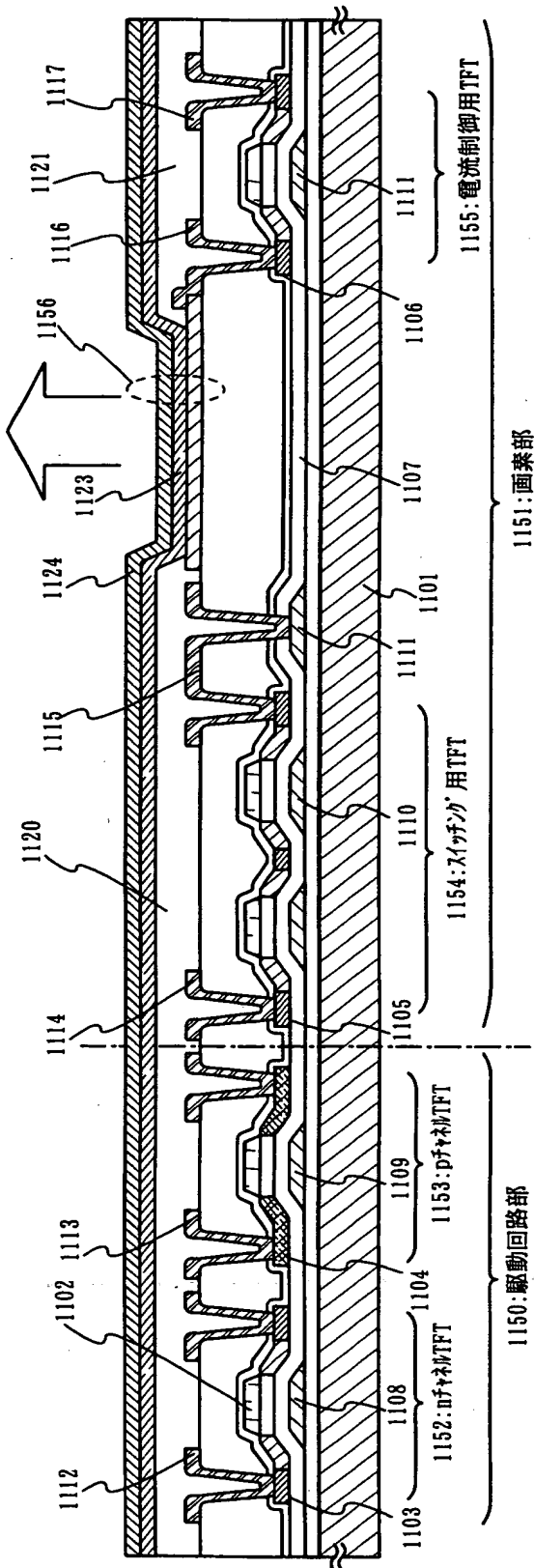
(D) 第1固定基板を分離する工程（レーザー処理）



【図 13】

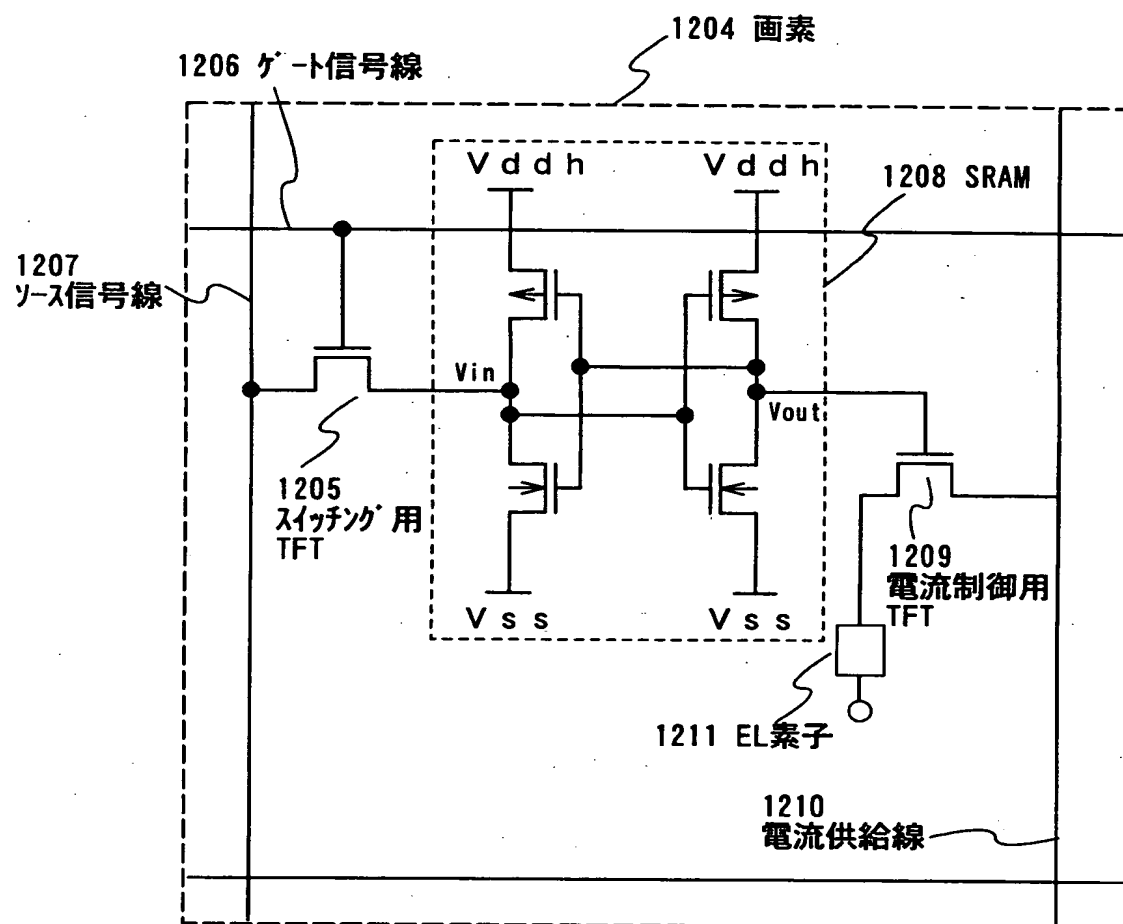


【図 14】

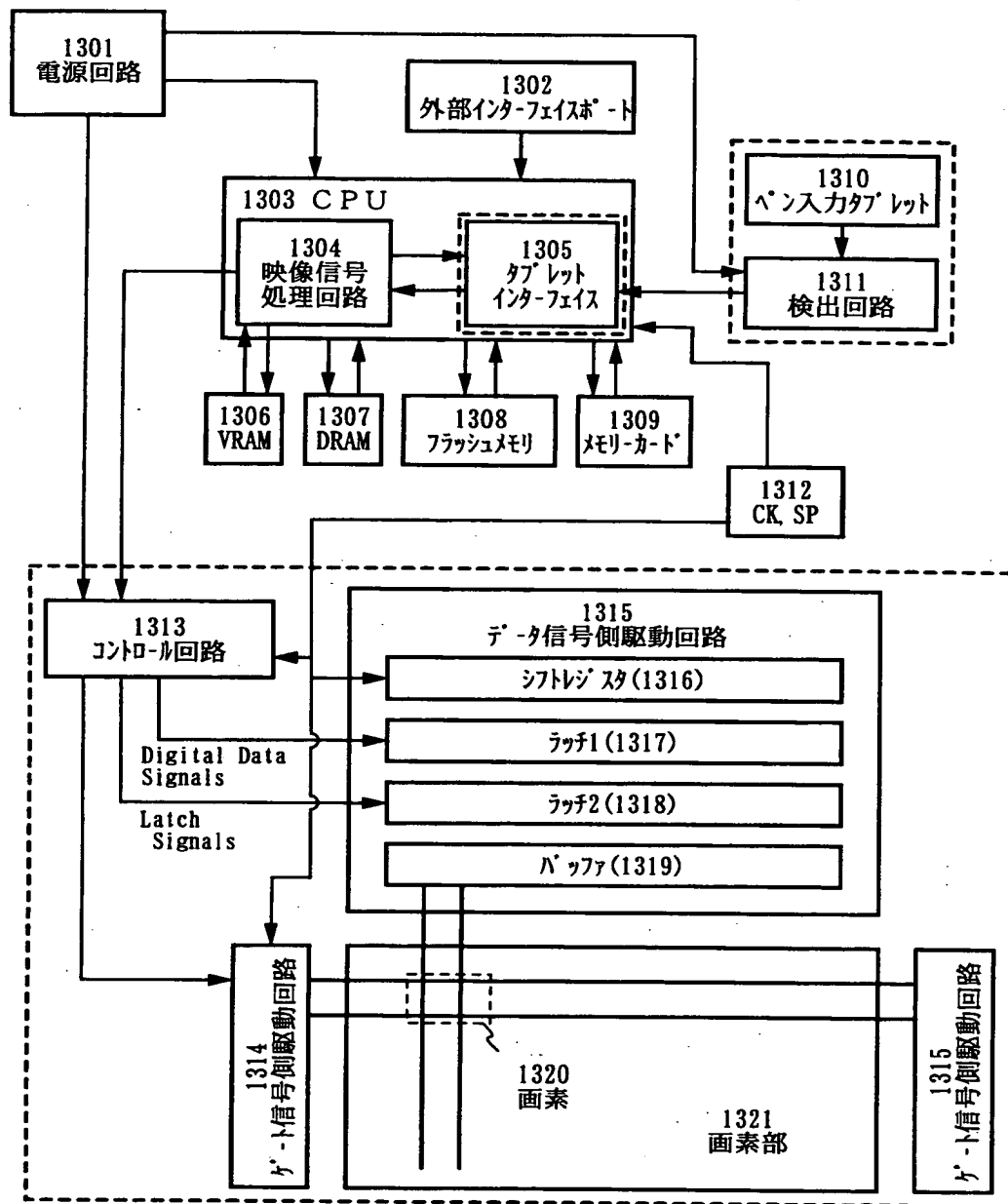




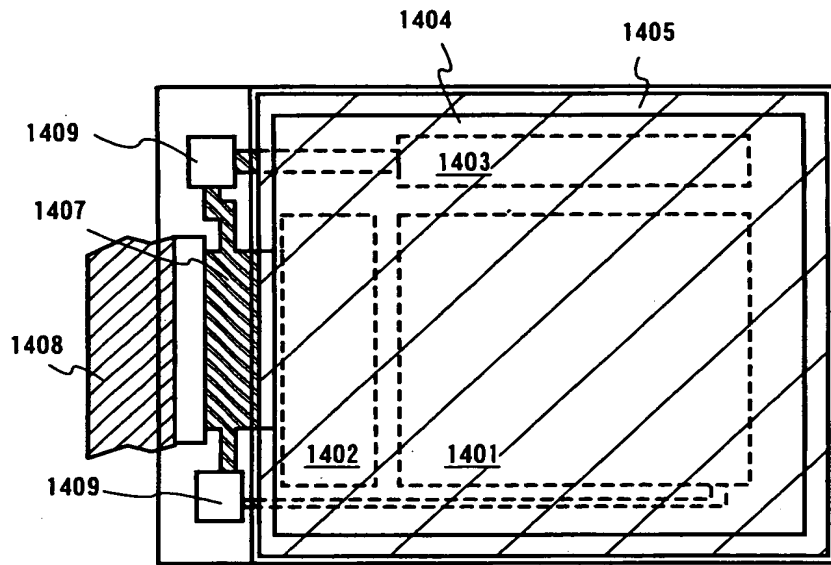
【図 1 5】



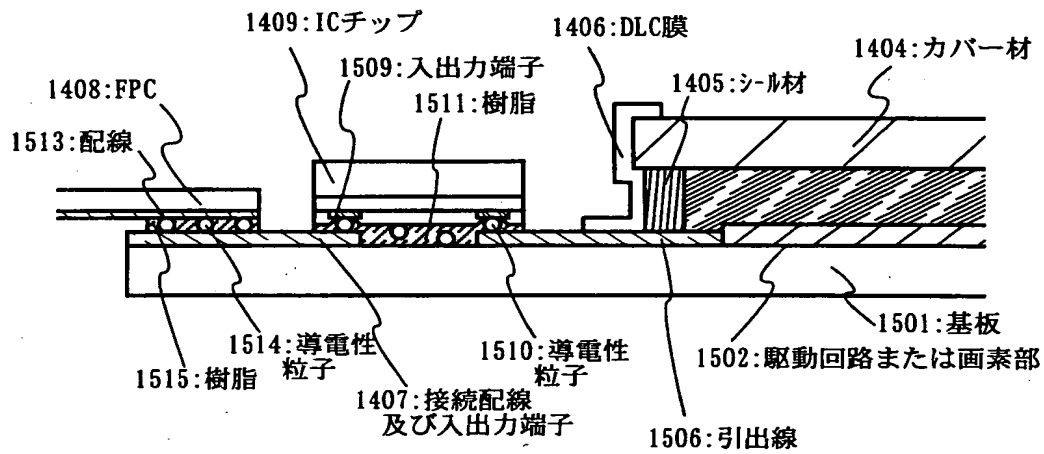
【図 16】



【図 17】

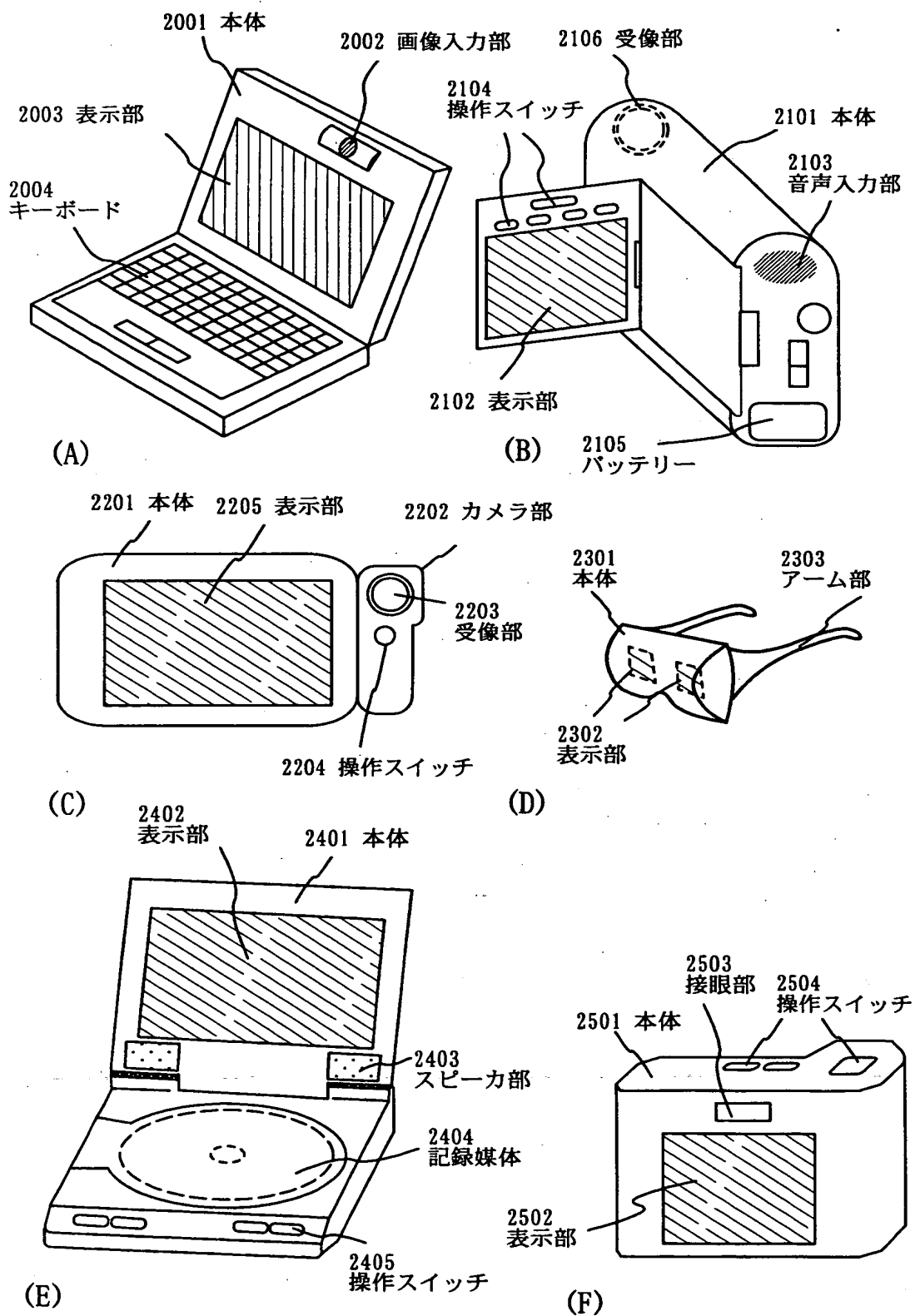


(A)

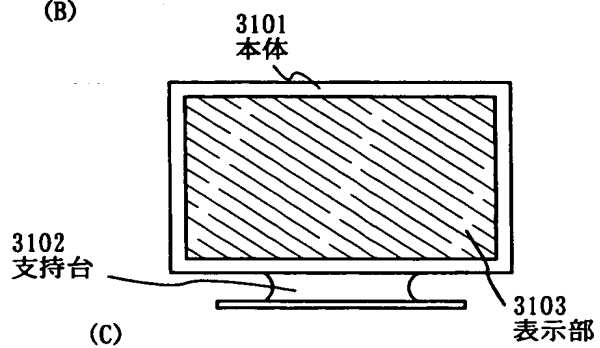
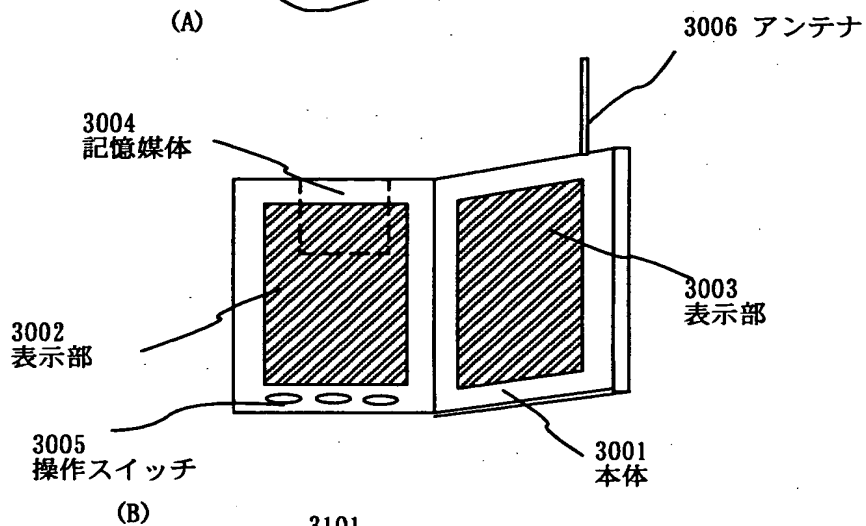
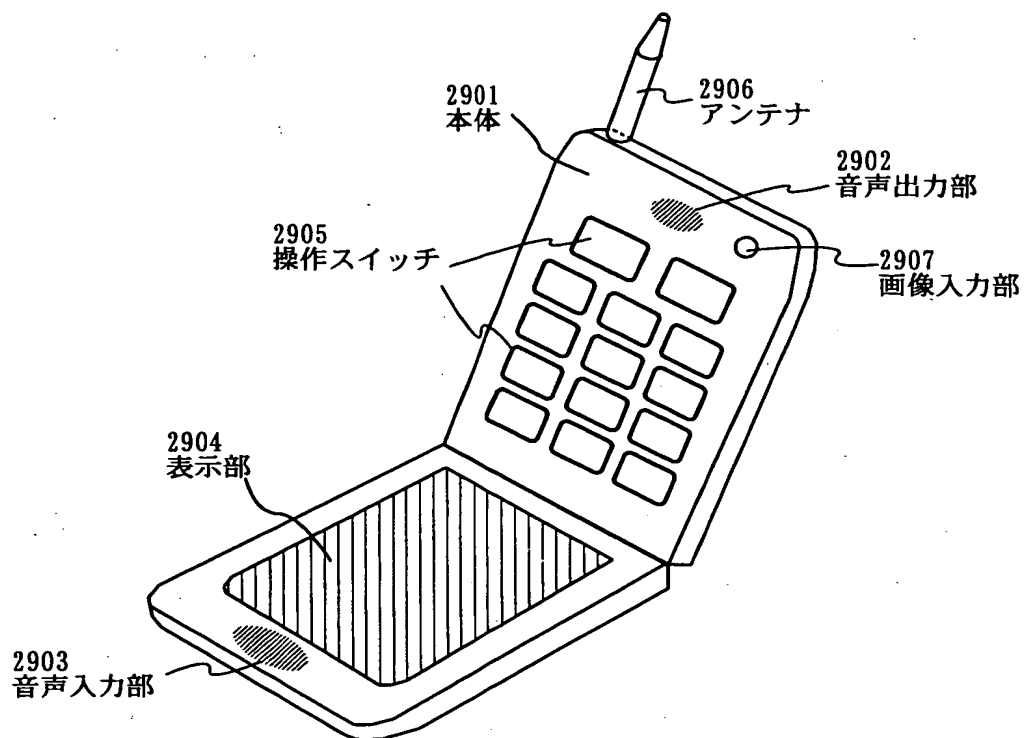


(B)

【図 18】



【図 1 9】



【書類名】 要約書

【要約】

【課題】 E L 素子には種々の劣化現象が確認されており、実用化を妨げる課題として解決が急がれている。E L 素子の E L 層は、熱、光、水分、酸素等によって劣化が促進される。

【解決手段】 本発明は、素子形成基板 1 0 0 となる耐熱性金属基板と、封止のためのカバー材 1 0 4 となる有機樹脂基板とを用いた自発光型表示装置において、水蒸気などの浸入を防ぐ保護膜として、硬質な炭素膜 1 1 9 ( 5 ~ 5 0 0 n m ) を有機樹脂基板表面あるいはシール材 1 0 5 表面に形成する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日  
[変更理由] 新規登録  
住 所 神奈川県厚木市長谷398番地  
氏 名 株式会社半導体エネルギー研究所